



用户手册

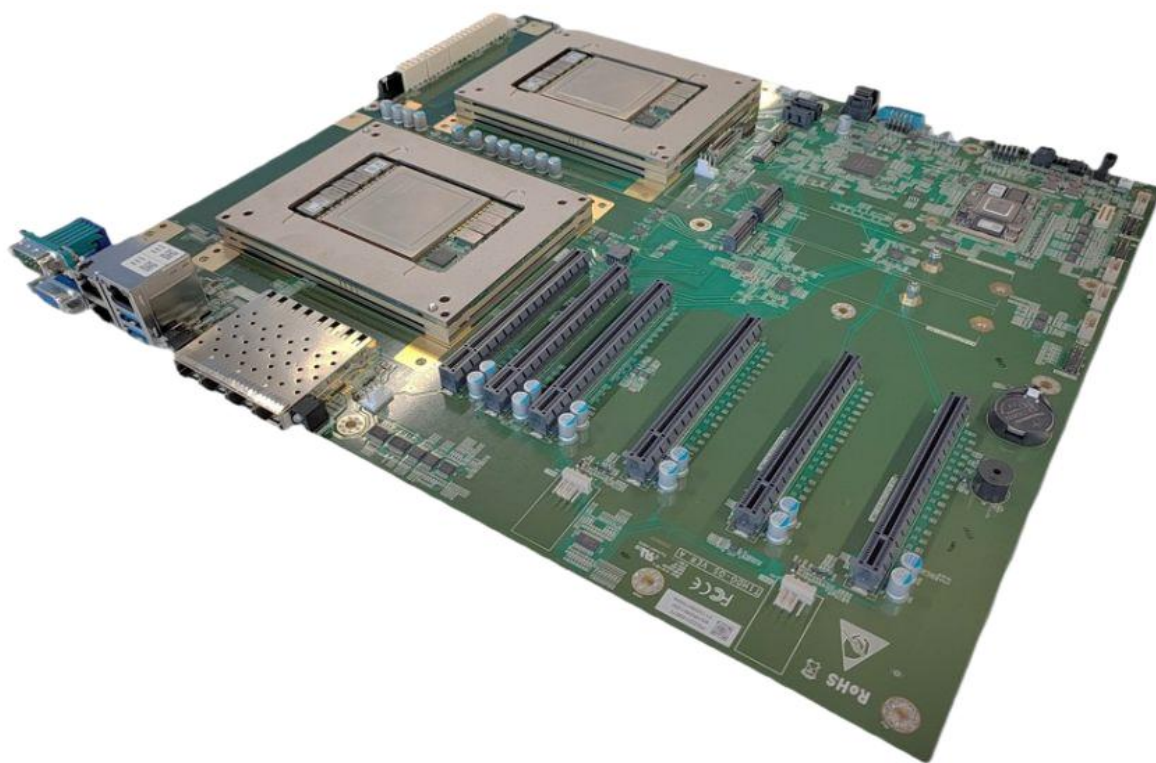
- 支持华为鲲鹏 920-Smart 模组的非标板型双路主板
- 产品型号: T1HDG-QS
- 版本: V0.3

目录

1 主板概述	3
1.1 主板参数	4
1.2 主板功能描述	5
1.3 主板运行环境说明	5
1.4 版型定义	6
1.5 主板框图	7
1.6 主板主要器件位置图	8
2 主板接口定义	9
2.1 板间接口	9
2.1.1 后窗IO接口介绍	11
2.1.2 Front Panel 接口介绍	13
2.1.3 前置USB插针接口介绍	14
2.1.4 前置VGA插针接口介绍	15
2.1.5 ATX POWER插针接口介绍	17
2.1.6 ATX PSU PMBUS插针接口介绍	18
2.1.7 MiniSAS HD接口介绍	19
2.1.8 SATA 7pin接口介绍	21
2.1.9 SPI TPM插针介绍	23
2.1.10 机箱入侵开关插针介绍	23
2.1.11 CD PWR插针介绍	24
2.1.12 XGE MCIO接口介绍	25
2.1.13 M.2接口介绍	28
2.1.14 风扇接口介绍	32
2.1.15 NCSI插针接口介绍	33
2.1.16 I2C插针接口介绍	34
2.1.17 预留GPIO插针接口介绍	35
2.1.18 JTAG插针接口介绍	37
2.1.19 电池座接口介绍	38
2.1.20 漏液检测连接器介绍	39
2.1.21 PDB检测连接器介绍	40
3 网络端口 LED 灯和 UID 点灯单元	42
3.1 M.2 LED指示说明	42
3.2 BMC LED指示说明	42
3.3 板载上电状态LED指示说明	43
4 拨码开关设置说明	45

1 主板概述

T1HDG-QS 是同泰怡全自主开发的一款支持华为鲲鹏 920-Smart 模组的双路主板/载板（381mm），该主板支持 4 个双宽全尺寸 GPU 卡，I/O 扩展丰富，配置灵活，尤其适合 AI 推理、模型微调、本地知识库搭建、HPC、仿真渲染等应用场景。



1.1 主板参数

功能	规格参数
板型	非标板型 (381mm(W)x335.3mm(H))
处理器	支持 2 个华为鲲鹏 920-Smart 模组, TDP 115W
内存	支持 DDR4 920-Smart 内存颗粒板贴于鲲鹏模组上, 内存容量模组固定
PCIe 扩展	支持 6 个标准 PCIe Gen4 插槽 (X16*4+X4*2) 4 个 X16 支持双宽全尺寸 PCIe GPU 标卡
网络	板载 2 个千兆 RJ45 电口, 4 个万兆 SFP+光口 可通过转接卡再扩展 4 个 1G, 或 8 个 10/25G, 或 2 个 100G 网口
存储接口	2 个 7Pin SATA 接口 1 个 SFF-8643 (SAS/SATA*4) 2 个 M.2 插槽 (2280/22110, PCIe 4.0 X4)
后 I/O 接口	VGA*1、COM*1、USB3.0*2、
板内 I/O 接口	一个 USB2.0*2 插针, 一个 USB3.0*1+USB2.0*1 插针(BMC 输出)
管理	板载华为 Hi1711 BMC 模组, 支持 IPMI, KVM, 虚拟媒体等功能 后 I/O 支持一个 RJ45 1Gbps 专用管理网口
安全性	可选支持 TCM
温度	工作温度: 5°C - 35°C 存储温度: -40°C - 65°C
湿度	工作湿度: 8% to 90% (无冷凝) 存储湿度: 5% to 95% (无冷凝)
操作系统	欧拉, 麒麟 其他操作系统支持情况, 请联系 TTY 技术支持人员

1.2 主板功能描述

- 最多可以支持6个PCIE Gen4插槽，插槽均采用X16插槽尺寸，但信号位宽各有差异，其中4个插槽是X16信号，两个是X4信号(跟M.2二选一)；
- 可选XGE直出千兆，10G光口，25G光口，需要搭配专用的转接卡来实现；
- 板载2个PCIE Gen4 X4 M.2（跟两个X4位宽的插槽二选一）；
- 板载2个千兆网口和4个10G光口，由CPU的XGE直出；
- 后I/O:1个BMC管理口+1个VGA接口+1个DB9串口+2个USB3.0+1个UID按钮；
- 挂耳: 2个USB3.0口+VGA+开机按钮+健康指示灯等；
- 板载：2个7pin SATA + 1个Minisas HD，其中MiniSAS HD可以支持SAS/SATA，也可以直连硬盘背板或通过Expander扩展硬盘背板；
- 板载华为BMC管理模组（HI1711）；
- 板载机箱入侵检测开关；
- 板载一个SPI TPM插针，可以支持SPI接口的TPM模组；
- 板载2个USB2.0 插针；
- 板载一个自定义的XGE MCIO连接器，由CPU2直出通过转接卡来实现多个不同速率的网口；
- 板载12个4pin 风扇端子,其中2个供CPU主动散热器的专用；
- 板载一个SATA光驱的供电端子，可以用来支持SATA 光驱的扩展；
- 板载一个PSU PMBUS专用端子，可以用来管理PSU的健康状态信息；
- 板载预留了3个I2C接口，可以用来做I2C的管理功能；
- 板载预留对后IO两个硬盘的点灯功能，可以支持CPU直出的2个SATA硬盘也可以支持外接RAID的SGPIO点灯功能；
- 板载预留多个GPIO pin，可供用户自定义相关的设计开发；

1.3 主板运行环境说明

1. T1HDG-QS 正常运行起来至少需要准备以下硬件设备：

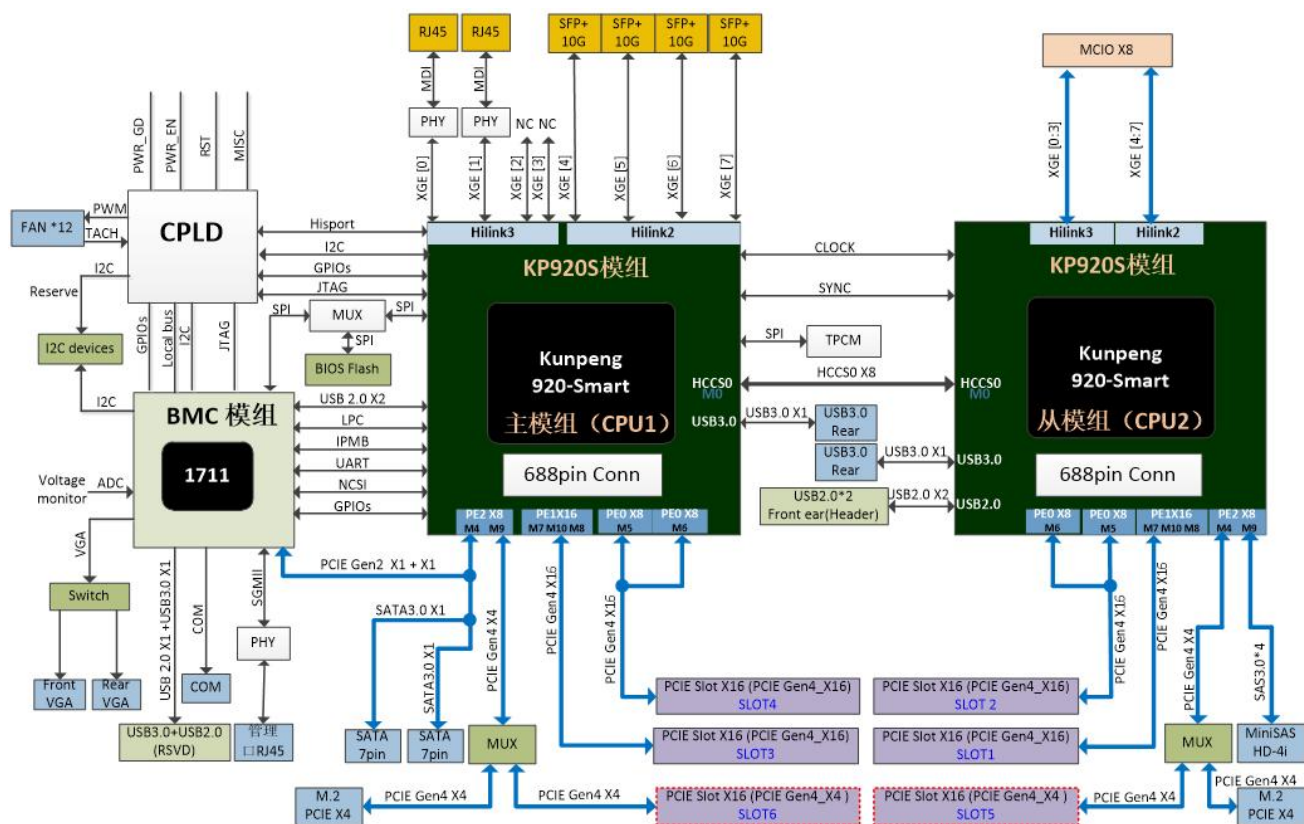
- a) CPU 模组，数量至少一个 920-Smart 模组；
- b) ATX 电源框，搭配 1~2 个 CRPS 电源，支持 1+1 冗余；
- c) CPU 配套的散热器、固定 CPU 的上下托架；

- d) 风扇 (建议 2~4 个, 可根据实际情况来定)
2. T1HDG-QS 正常运行起来需要烧录的软件有:
- a) 主板 CPLD
 - b) BIOS 固件
 - c) BMC 固件及 MAC 地址

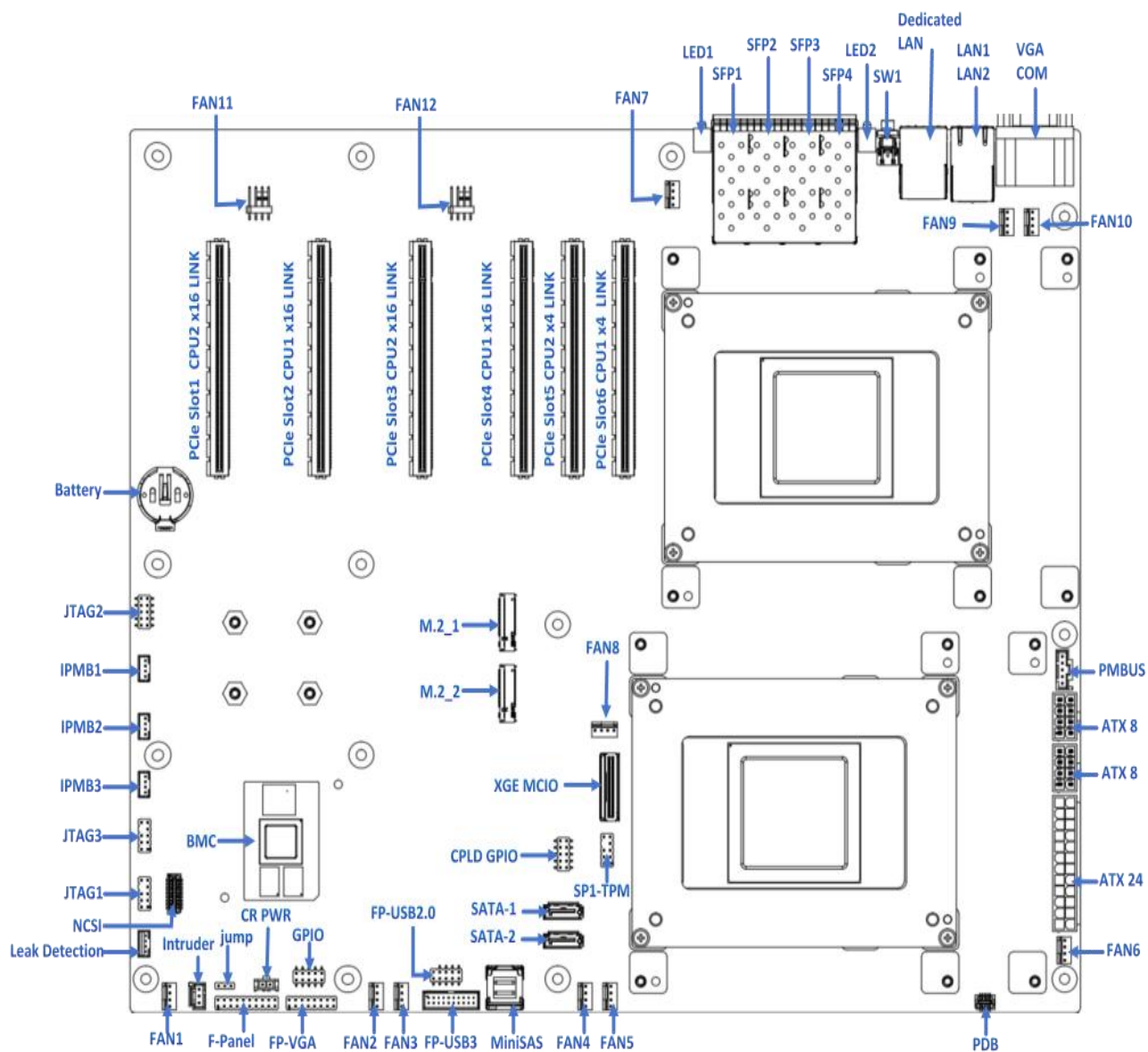
1.4 版型定义

主板为非标板型主板(381mm(W)x335.3mm(H))

1.5 主板框图



1.6 主板主要器件位置图



2 主板接口定义

2.1 板间接口

单板 Connector 介绍

序号	连接器位号	描述	备注
1	J31	VGA	
2		COM	
3	J14	LAN1	
4		LAN2	
5	J18	USB3.0(Up CPU1)	
6		USB3.0(Down CPU2)	
7		Dedicated Lan	
8	SW1	UID_BTN/LED	
9	LED1	LED_P1/P2	
10	LED2	LED_P3/P4	
11	SFP1	SFP+_P1	
12	SFP2	SFP+_P2	
13	SFP3	SFP+_P3	
14	SFP4	SFP+_P4	
15	J35	FAN1	
16	J36	FAN4	
17	J37	FAN2	
18	J38	FAN5	
19	J39	FAN3	
20	J40	FAN6	
21	J41	CPU1_FAN	
22	J42	CPU2_FAN	
23	J53	FAN9	
24	J54	FAN10	
25	J55	FAN11	
26	J56	FAN12	
27	J11	SATA2	
28	J12	SATA1	
29	J3	PCIE SLOT1(CPU2 X16 LINK)	
30	J4	PCIE SLOT2(CPU2 X16 LINK)	

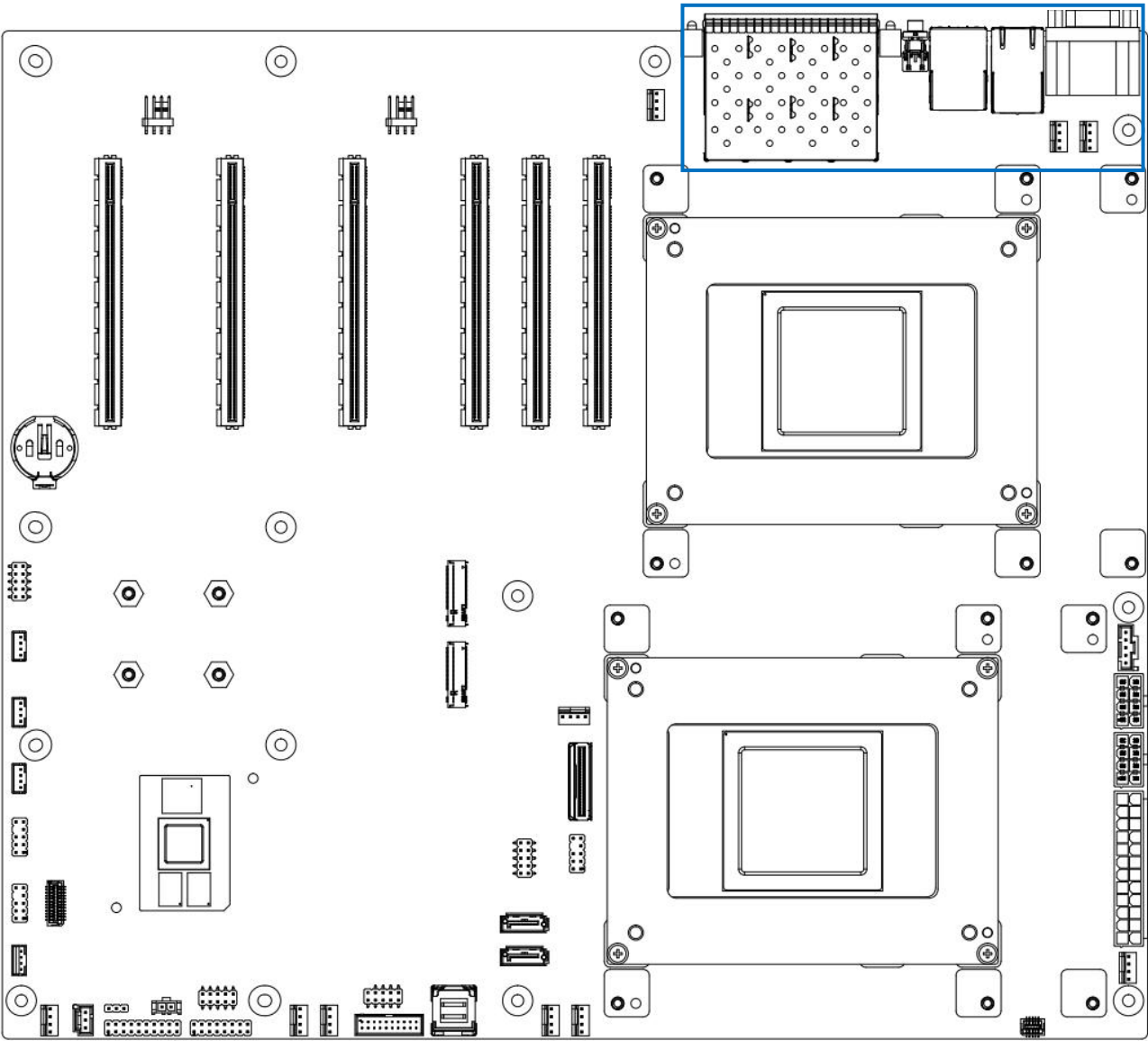
序号	连接器位号	描述	备注
31	J5	PCIE SLOT3(CPU2 X16 LINK)	
32	J6	PCIE SLOT4(CPU2 X16 LINK)	
33	J7	PCIE SLOT5(CPU2 X4 LINK)	
34	J8	PCIE SLOT6(CPU1 X4 LINK)	
35	J9	M.2 SLOT1(CPU1 X4 LINK)	
36	J10	M.2 SLOT2(CPU2 X4 LINK)	
37	J1	CPU1	
38	J2	CPU2	
39	U13	BMC	
40	J26	IPMB1	
41	J27	IPMB2	
42	J28	IPMB3	
43	J33	CPU2 GPIO	
44	J34	CPLD GPIO	
45	J20	CPU1 JTAG	
46	J52	CPU2 JTAG	
47	J19	CPLD JTAG	
48	J24	SPI TPM CONN	
49	J47	F_PANEL	
50	J48	JUMP	
51	J30	NCSI CONN	
52	J32	FP VGA	
53	J22	FP USB3.0(BMC)	此接口只能用于对 BMC 做调试预留,不能用于实际 USB 设备连接.
54	J23	FP USB2.0(CPU2)	
55	J13	SAS PORT	
56	J46	CD PWR	
57	J43	INTRUDER	
58	J16	XGE MCIO(CPU2)	
59	U35	BIOS ROM	
60	J29	PMBUS CONN	
61	J49	ATX24P CONN	
62	J50	ATX8P CONN1	
63	J51	ATX8P CONN2	
64	J95	LEAKAGE	
65	D41	CPLD HEARTBEAT	

序号	连接器位号	描述	备注
66	D42	PG_STBY	
67	D43	CPU1_PWR_GD	
68	D44	CPU2_PWR_GD	
69	D45	BMC_ACTIVE	
70	D46	BMC_PG	
71	D51	PG_VCC	
72	J59	PDB CONN	

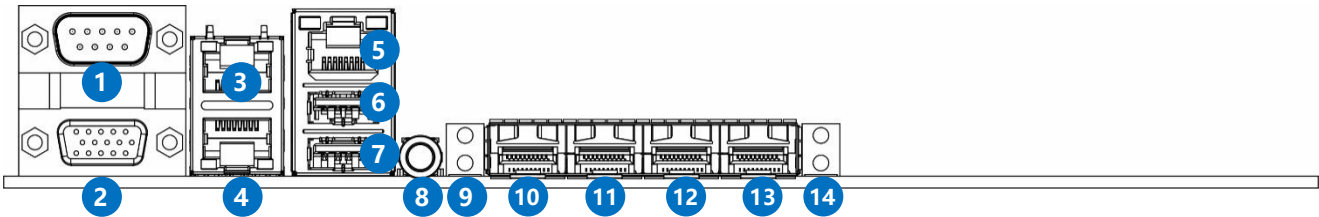
2.1.1 后窗 IO 接口介绍

T1HDG-QS 主板是一块标准主板，主板后 IO 上有 1 个 VGA、1 个 DB9 串口、2 个千兆网口、1 个 BMC 管理口、2 个 USB3.0、1 个带灯 UID 开关、4 个 10G 光口、2 个光口指示灯口。

后 IO port 的位置和定义如下：



后 IO 丝印如下所示:

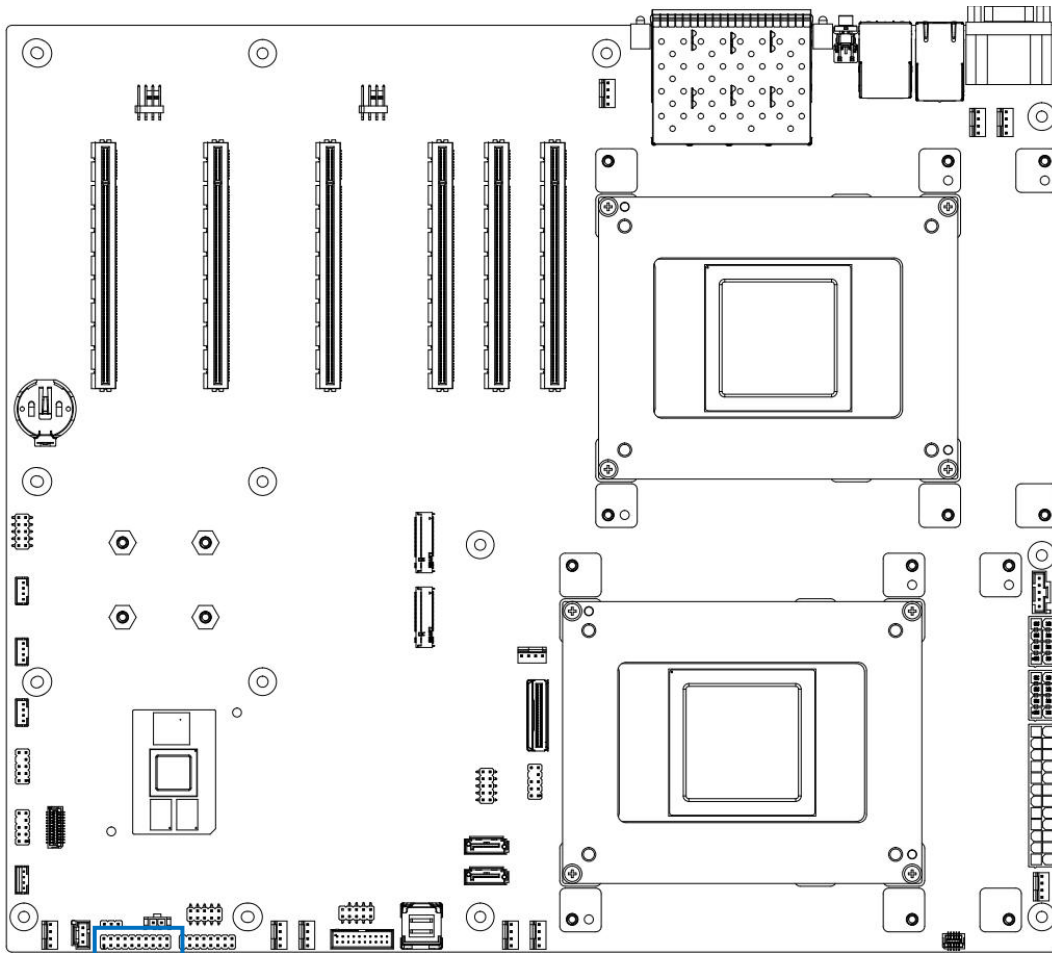


Rear I/O Ports					
#	Description	#	Description	#	Description
1	COM	6	USB3.0 (CPU1)	11	10G SFP+ (P2)
2	VGA	7	USB3.0 (CPU2)	12	10G SFP+ (P3)
3	1GbE LAN1	8	UID BTN	13	10G SFP+ (P4)
4	1GbE LAN2	9	SFP+ LED(P1/P2)	14	SFP+ LED(P3/P4)
5	BMC 管理网口	10	10G SFP+ (P1)		

2.1.2 Front Panel 接口介绍

T1HDG-QS 标准主板上 J47 是一个 Front Panel 2X10 的插针，可以通过线缆连接到标准机箱的挂耳或者前置面板上，J48 是一个 3pin 的跳帽选择设置，

Front panel 的位置和定义如下所示：



Locaton	Pin_number	Net_name
J47	1	FP_PWRBUT_N_R
J47	2	GND
J47	3	FP_RST_CONN_N_R
J47	4	GND
J47	5	P3V3_SYS
J47	6	SYS_ALERT_LED_N
J47	7	FP_ID_LED_N
J47	8	SYS_FAN_FAULT_LED_N
J47	9	P3V3_AUX
J47	10	GE2_ACT_LINK_LED_N
J47	11	P3V3_AUX
J47	12	GE1_ACT_LINK_LED_N
J47	13	FP_ID_HDD+
J47	14	FP_HDD_LED_N
J47	15	P3V3_SYS

J47	16	FP_PWR_LED_N
J47	19	NMI_CONN_N
J47	20	GND

Front Panel 的 pin13 可选择是 ID Button 的按键，也可以选择 HDD LED 的正极点灯电源，通过 J48 的跳帽来做选择，默认是 UID ID Button 的按键功能。

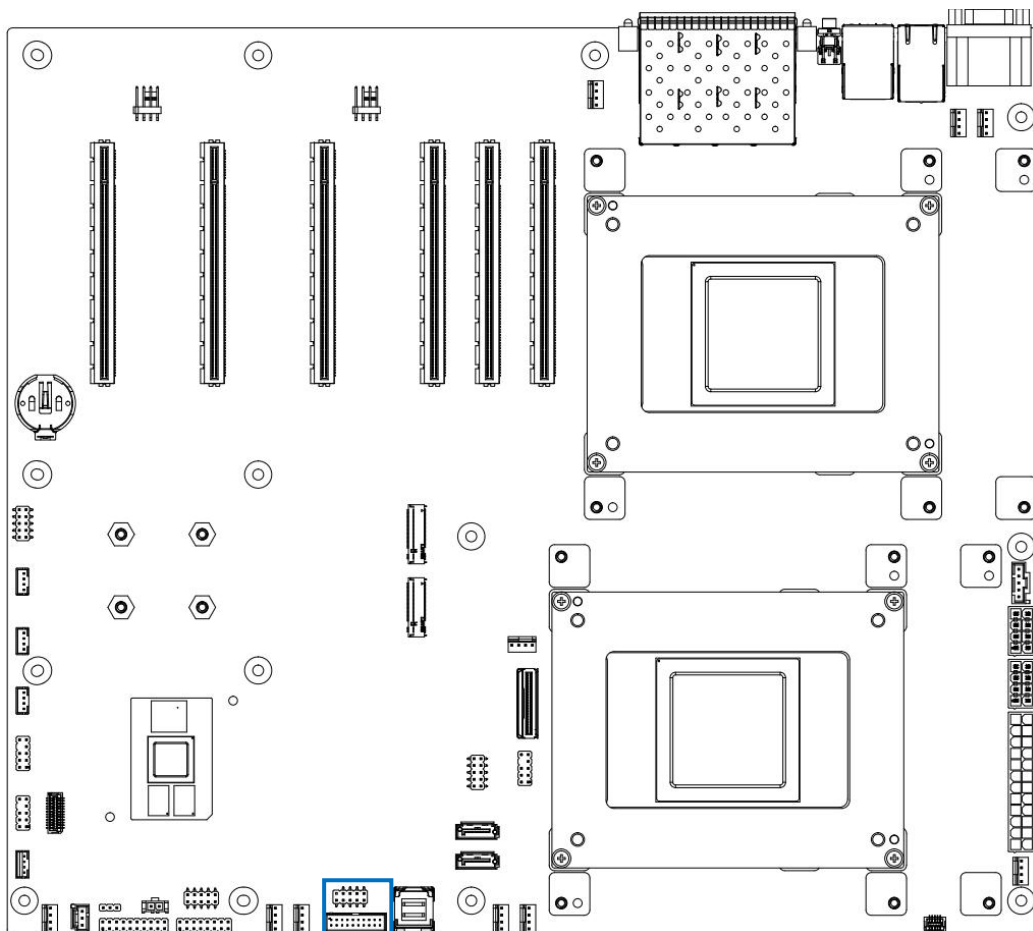
Locaton	Pin_number	Net_name	跳帽设置
J48	1	P3V3_AUX	
J48	2	FP_ID_HDD+	
J48	3	FP_ID_BUT_N_R	默认

2.1.3 前置 USB 插针接口介绍

T1HDG-QS 标准主板上 J22 是一个 USB 3.0 2X10 的插针,但这个插针里面只有一个 USB3.0 口外加个 USB2.0 的接口，且这两个 USB 口均出自 BMC 模组，此接口只能用于对 BMC 做调试预留，不能用于实际 USB 设备连接。

另外主板上面的 J23 是一个 USB2.0 2X5 的插针，这个插针的 USB2.0 的信号出自 CPU2，如果 CPU2 模组不接的场景下，此 USB 无功能。默认从 CPU2 去挂耳。

前置 USB 插针在主板上面的位置及接口定义如下所示：



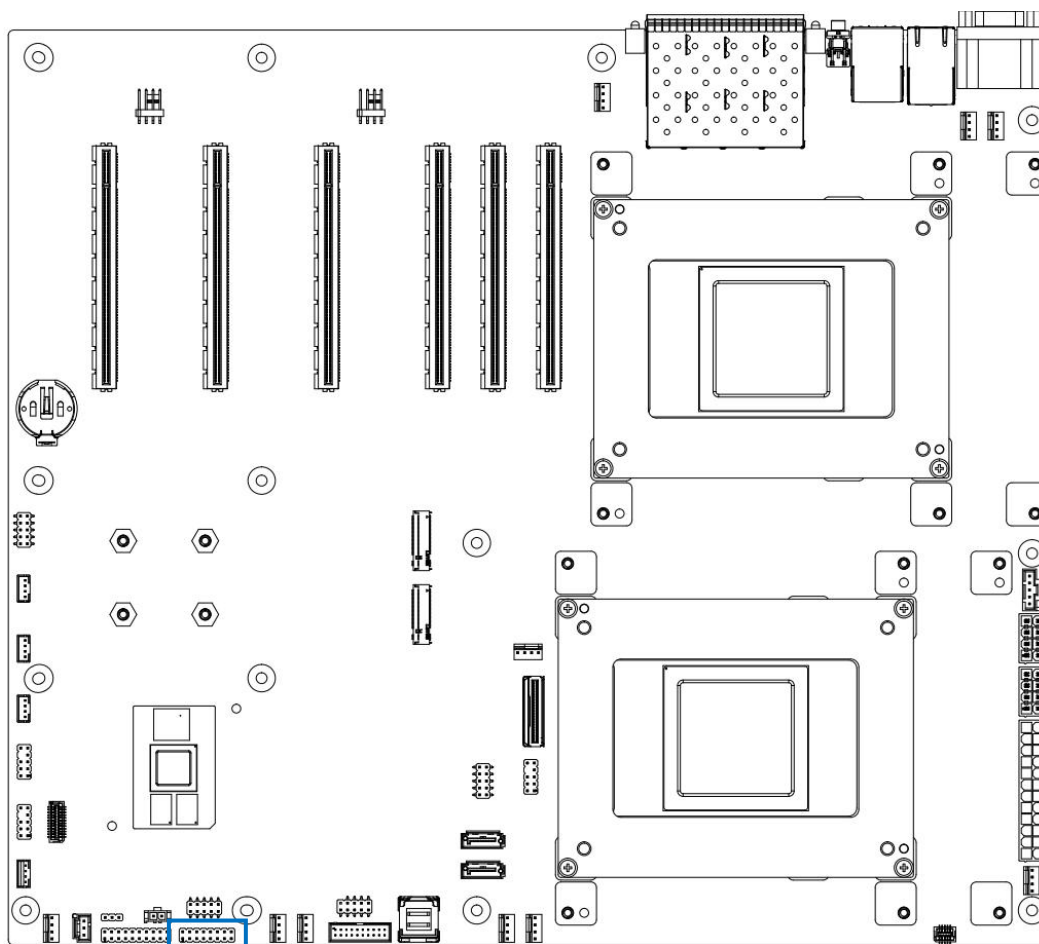
Locaton	Pin_number	Net_name
---------	------------	----------

J22	1	P5V_USB3_P3_VBUS
J22	2	USB3_BMC_RX_N_CON
J22	3	USB3_BMC_RX_P_CON
J22	4	GND
J22	5	USB3_BMC_TX_N_CON
J22	6	USB3_BMC_TX_P_CON
J22	7	GND
J22	8	USB3_BMC_D0_N_CON
J22	9	USB3_BMC_D0_P_CON
J22	10	NC
J22	11	USB2_BMC_D2_P_CON
J22	12	USB2_BMC_D2_N_CON
J22	13	GND
J22	14	NC
J22	15	NC
J22	16	GND
J22	17	NC
J22	18	NC
J22	19	P5V_USB2_P4_VBUS
Locaton	Pin_number	Net_name
J23	1	P5V_USB2_P5_VBUS
J23	2	P5V_USB2_P5_VBUS
J23	3	CPU2_USB2_DM0_CON
J23	4	CPU2_USB2_DM1_CON
J23	5	CPU2_USB2_DP0_CON
J23	6	CPU2_USB2_DP1_CON
J23	7	GND
J23	8	GND
J23	10	NC

2.1.4 前置 VGA 插针接口介绍

T1HDG-QS 标准主板上 J22 是一个 VGA 2X8 的插针,这个插针可以用来接入到前置机箱挂耳上, 由于板内有一个 VGA Switch 开关, 一旦前置挂耳上面的 VGA 有接显示前, 后 IO 的 VGA 接口就没有显示输出。

前置 VGA 插针在主板上面的位置及接口定义如下所示:

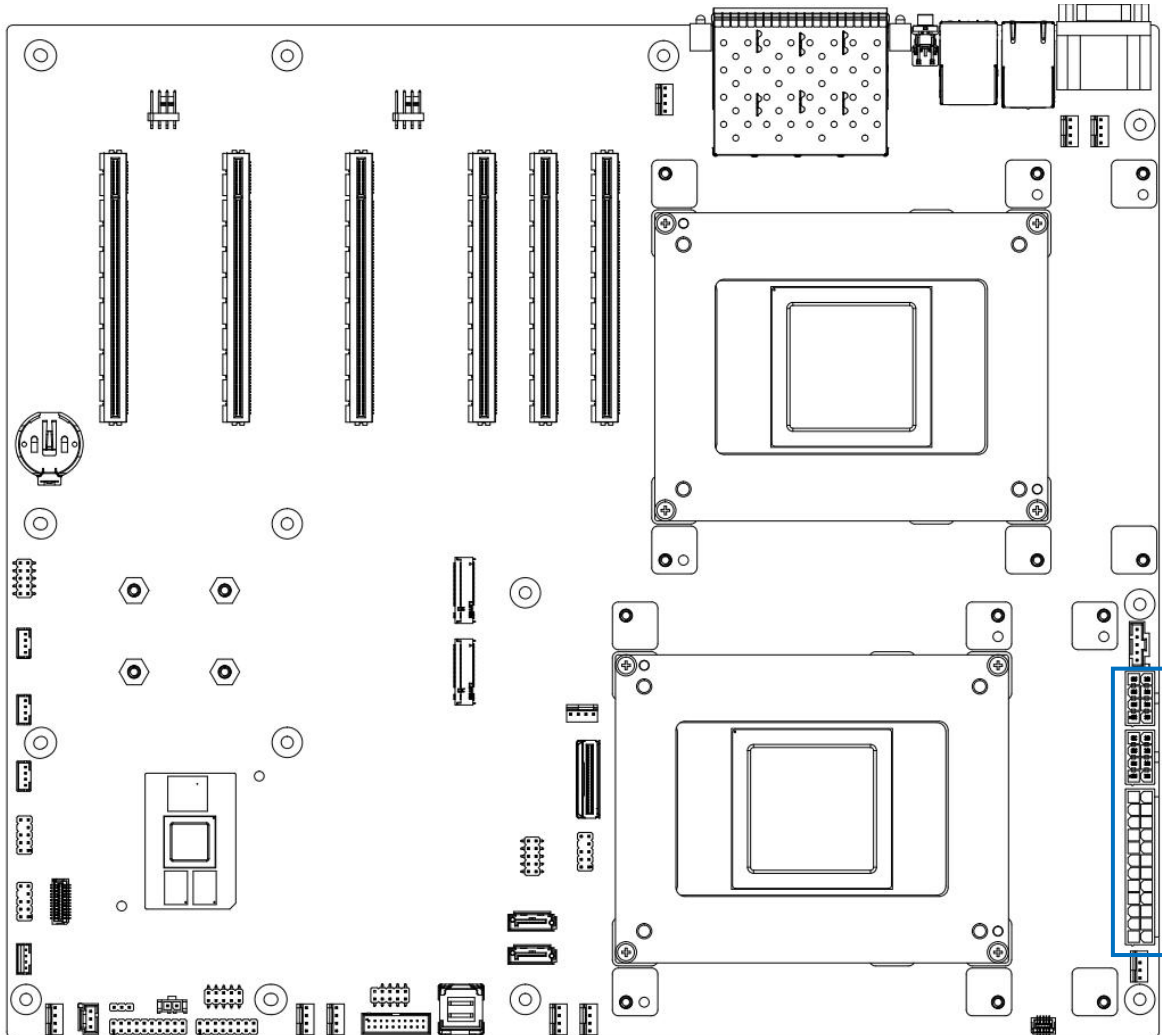


Locaton	Pin_number	Net_name
J32	1	NC
J32	2	GND
J32	3	FP_VGA_RED_CON
J32	4	GND
J32	5	FP_VGA_GREEN_CON
J32	6	GND
J32	7	FP_VGA_BLUE_CON
J32	8	GND
J32	9	FP_VGA_HSYN_CON
J32	10	GND
J32	11	FP_VGA_VSYN_CON
J32	12	GND
J32	13	FP_VGA_SCL_CON
J32	14	FP_VGA_PRSNT_N
J32	15	FP_VGA_SDA_CON

2.1.5 ATX POWER 插针接口介绍

T1HDG-QS 标准主板上 J49 是一个 ATX 24 pin 的标准定义供电接口，外加两个 2X4 8pin 的 12V 标准供电接口 J50 和 J51，要求必须要把这三个连接器都接上供电，如果不接会存在供电不足的风险。

ATX Power 在主板上面的位置及接口定义如下所示：

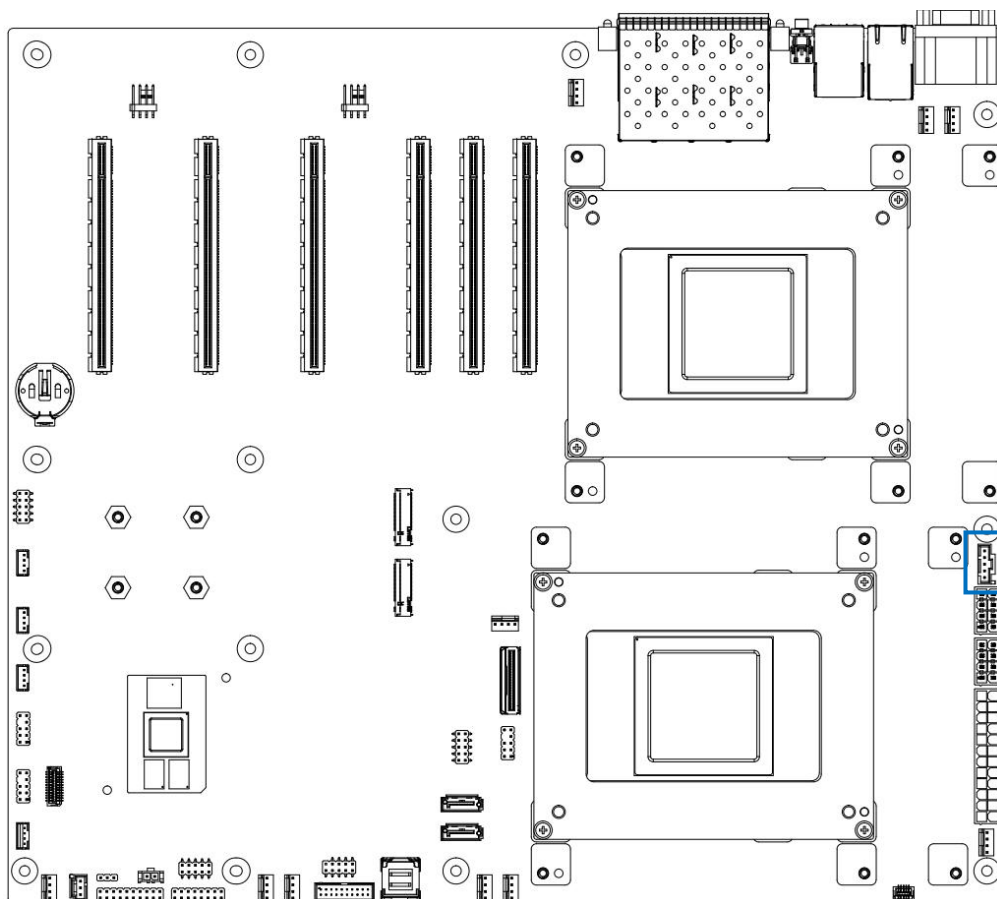


Locaton	Pin_number	Net_name
J49	1	P3V3_SYS
J49	2	P3V3_SYS
J49	3	GND
J49	4	P5V_SYS
J49	5	GND
J49	6	P5V_SYS
J49	7	GND
J49	8	PWRGD_PSU
J49	9	P5V_SB
J49	10	P12V_SYS
J49	11	P12V_SYS
J49	12	P3V3_SYS

J49	13	P3V3_SYS
J49	14	NC
J49	15	GND
J49	16	PSU_PSON_N
J49	17	GND
J49	18	GND
J49	19	GND
J49	20	NC
J49	21	P5V_SYS
J49	22	P5V_SYS
J49	23	P5V_SYS
J49	24	GND
Locaton	Pin_number	Net_name
J50	1	GND
J50	2	GND
J50	3	GND
J50	4	GND
J50	5	P12V_SYS
J50	6	P12V_SYS
J50	7	P12V_SYS
J50	8	P12V_SYS
Locaton	Pin_number	Net_name
J51	1	GND
J51	2	GND
J51	3	GND
J51	4	GND
J51	5	P12V_SYS
J51	6	P12V_SYS
J51	7	P12V_SYS
J51	8	P12V_SYS

2.1.6 ATX PSU PMBUS 插针接口介绍

T1HDG-QS 标准主板上 J29 是一个 1X5 的 PMBUS 插针，用来让 BMC 侦测 PSU 的工作状态。
PSU PMBUS 在主板上面的位置及接口定义如下所示：

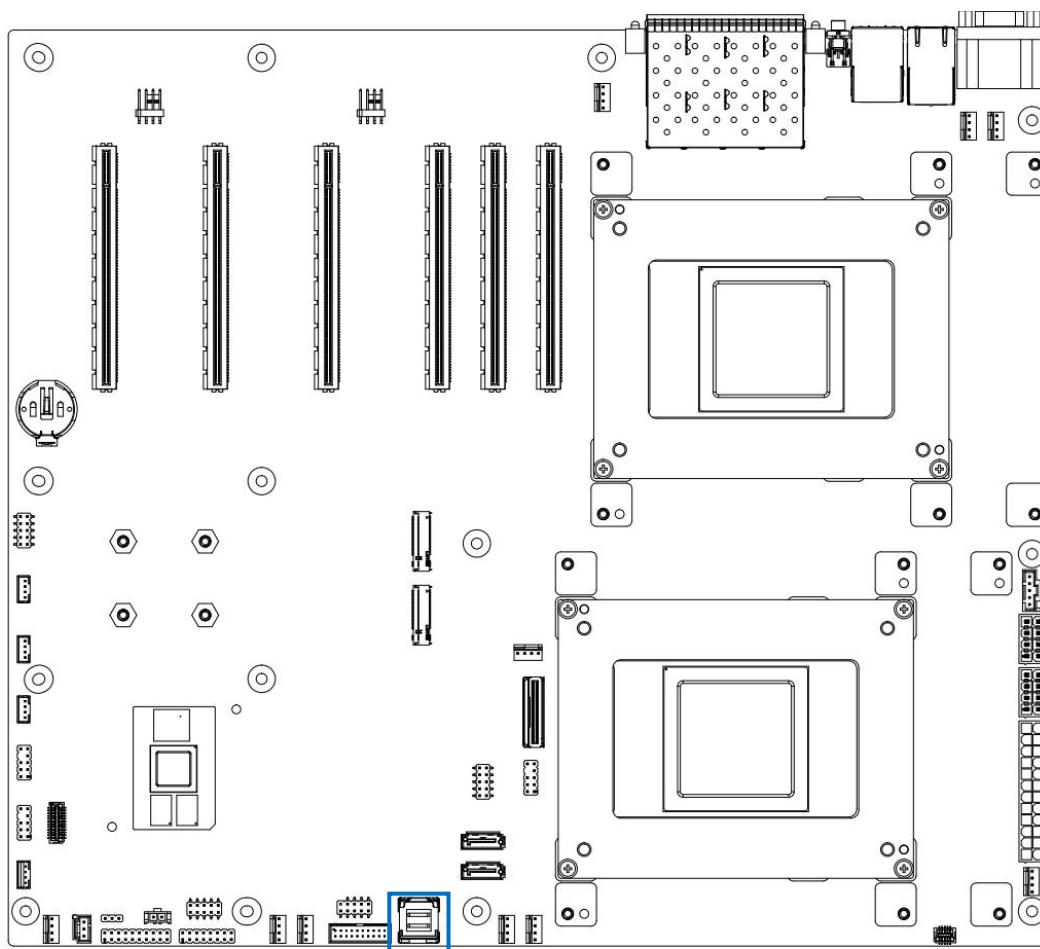


Locaton	Pin_number	Net_name
J29	1	PSU_PMBUS_SCL
J29	2	PSU_PMBUS_SDA
J29	3	PMBUS_PSU_ALERT_R_N
J29	4	GND
J29	5	P3V3_SYS
J29	6	NC

2.1.7 MiniSAS HD 接口介绍

T1HDG-QS 标准主板上 J13 是一个标准的 Mini SAS HD 接口，由 CPU2 直连输出，如果 CPU2 的模组没有接则此接口无功能，可以用来连接硬盘背板，支持 SAS3.0/SATA3.0，同步向下兼容对应速率的协议，SAS 功能可以用来接 SAS Expander，支持软 RAID 0/1/5。

Mini SAS HD 接口在主板上面的位置及接口定义如下所示：



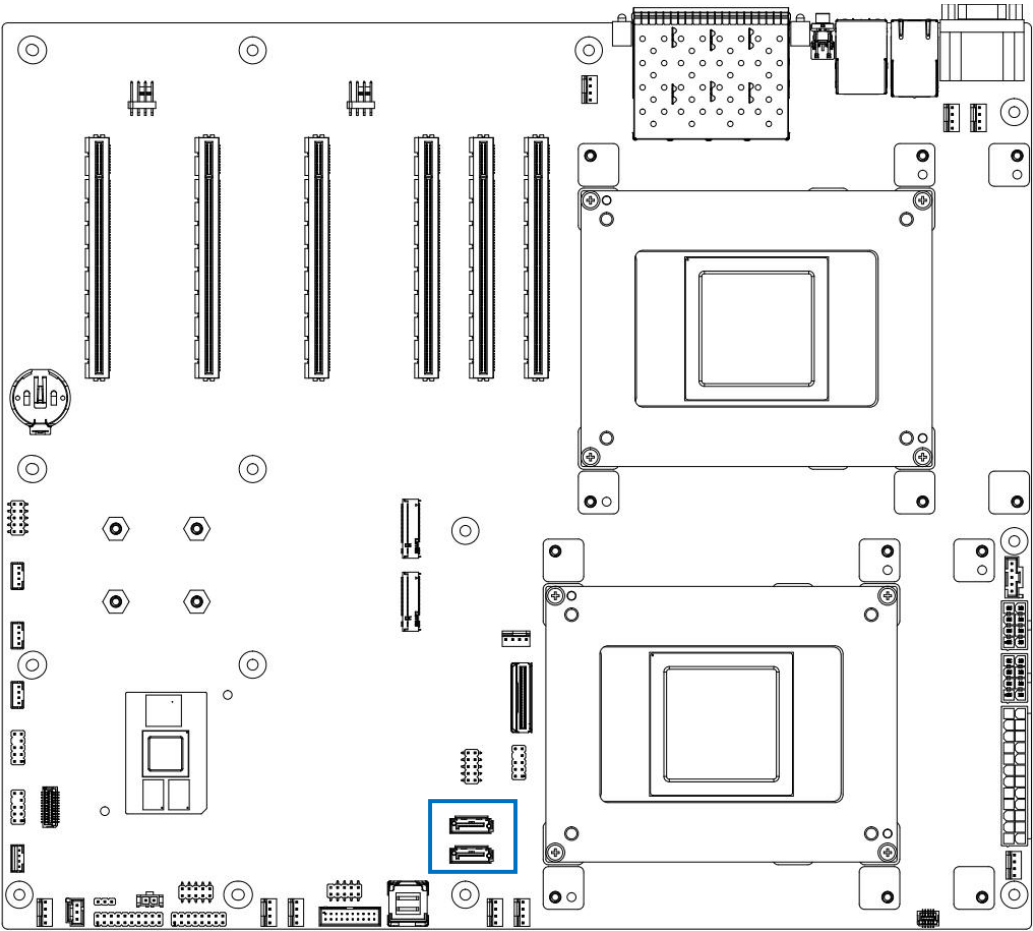
Locaton	Pin_number	Net_name
J13	A3	GND
J13	D3	GND
J13	D6	GND
J13	D9	GND
J13	A6	GND
J13	A9	GND
J13	B3	GND
J13	B6	GND
J13	B9	GND
J13	C6	GND
J13	C3	GND
J13	C9	GND
J13	B5	CPU2_SD32_SAS_RX_C_DN0
J13	B4	CPU2_SD32_SAS_RX_C_DP0
J13	A5	CPU2_SD33_SAS_RX_C_DN1
J13	A4	CPU2_SD33_SAS_RX_C_DP1
J13	B8	CPU2_SD34_SAS_RX_C_DN2
J13	B7	CPU2_SD34_SAS_RX_C_DP2

J13	A8	CPU2_SD35_SAS_RX_C_DN3
J13	A7	CPU2_SD35_SAS_RX_C_DP3
J13	A2	CPLD_SAS_SGPIO_SCLOCK
J13	B2	CPLD_SAS_SGPIO_SLOAD
J13	C2	GND
J13	B1	GND
J13	C1	CPLD_SAS_SGPIO_SDOOUT
J13	D1	CPLD_SAS_SGPIO_SDIN
J13	D2	CPLD_SAS_SGPIO_ID_SB6
J13	A1	CPLD_SAS_SGPIO_ID_SB7
J13	D5	CPU2_SD32_SAS_TX_C_DN0
J13	D4	CPU2_SD32_SAS_TX_C_DP0
J13	C5	CPU2_SD33_SAS_TX_C_DN1
J13	C4	CPU2_SD33_SAS_TX_C_DP1
J13	D8	CPU2_SD34_SAS_TX_C_DN2
J13	D7	CPU2_SD34_SAS_TX_C_DP2
J13	C8	CPU2_SD35_SAS_TX_C_DN3
J13	C7	CPU2_SD35_SAS_TX_C_DP3

2.1.8 SATA 7pin 接口介绍

T1HDG-QS 标准主板上 J11 和 J12 是一个标准的 7pin SATA 接口，可以用来直连接 SATA 硬盘，支持 SATA3.0，同步向下兼容对应速率的协议。

7pin SATA 接口在主板上面的位置及接口定义如下所示：

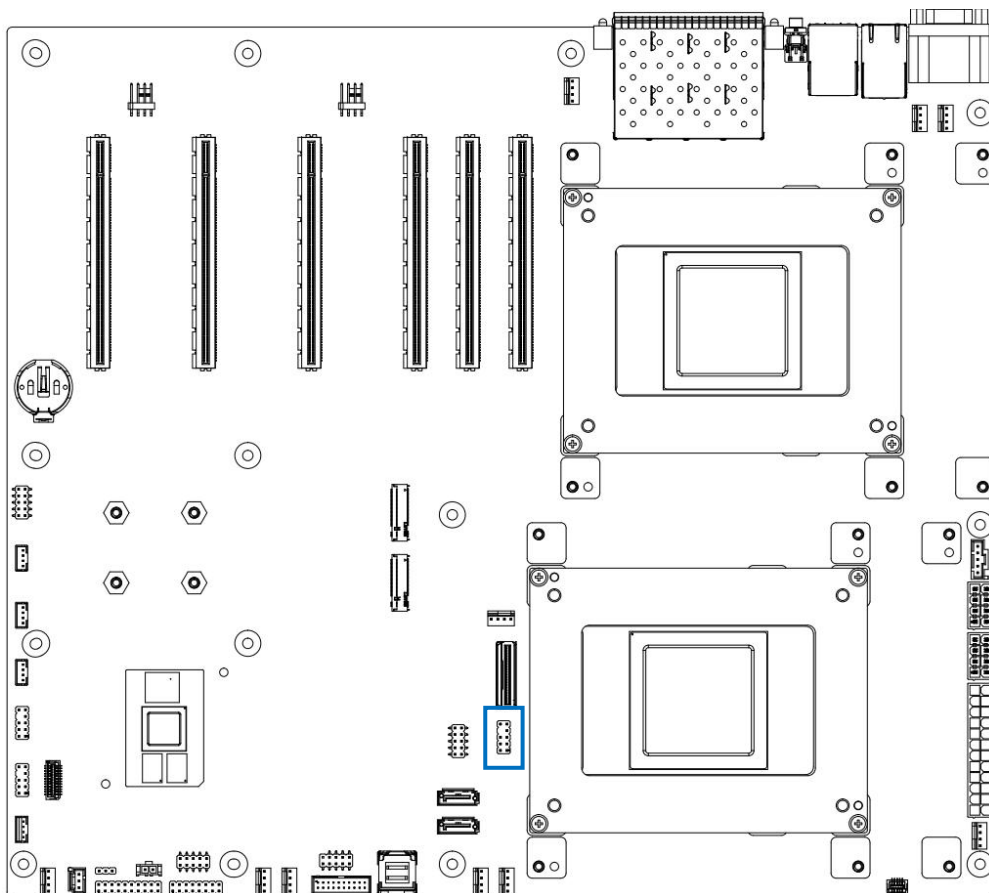


Locaton	Pin_number	Net_name
J11	1	GND
J11	2	CPU1_SD36_SATA_P1_TX_C_DP
J11	3	CPU1_SD36_SATA_P1_TX_C_DN
J11	4	GND
J11	5	CPU1_SD36_SATA_P1_RX_C_DN
J11	6	CPU1_SD36_SATA_P1_RX_C_DP
J11	7	GND
Locaton	Pin_number	Net_name
J12	1	GND
J12	2	CPU1_SD38_SATA_P2_TX_C_DP
J12	3	CPU1_SD38_SATA_P2_TX_C_DN
J12	4	GND
J12	5	CPU1_SD38_SATA_P2_RX_C_DN
J12	6	CPU1_SD38_SATA_P2_RX_C_DP
J12	7	GND

2.1.9 SPI TPM 插针介绍

T1HDG-QS 标准主板上 J24 是一个 SPI TPM 插针接口，可以用来接 SPI TPM 模组

SPI 插针接口在主板上面的位置及接口定义如下所示：

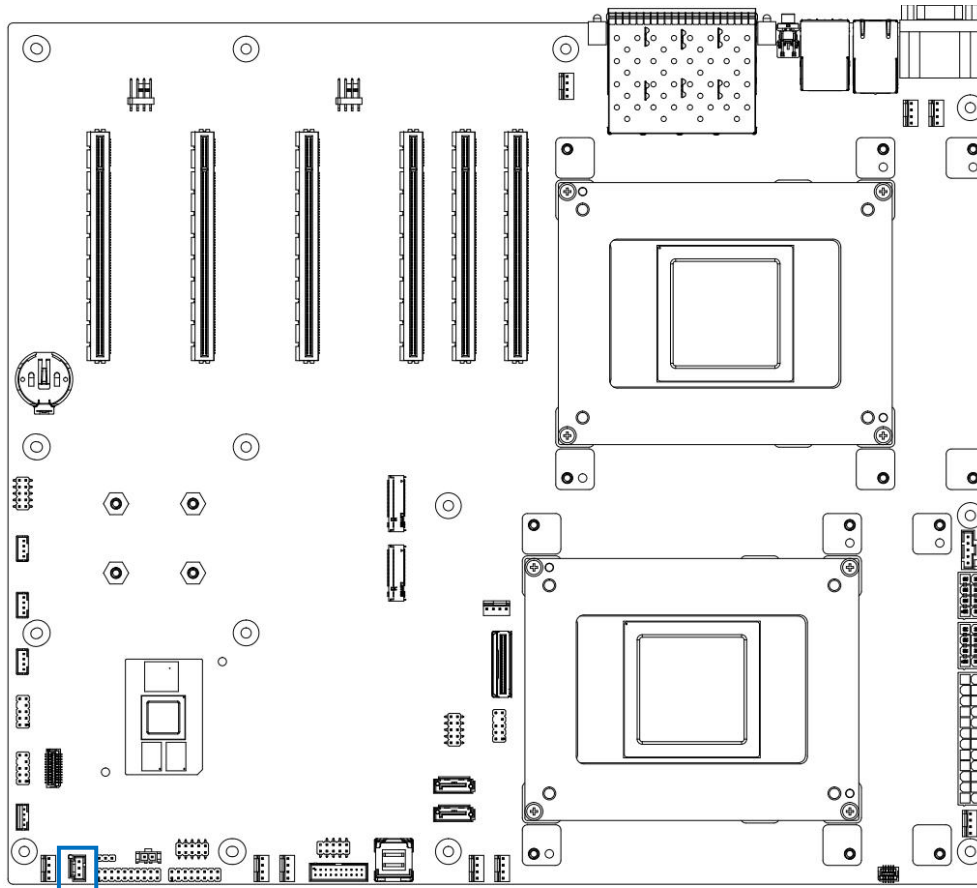


Locaton	Pin_number	Net_name
J24	1	P1V8_AUX
J24	2	P1V8_AUX
J24	3	CPU1_SPI0_TPM_CLK_CONN
J24	4	CPU1_SPI0_TPM_CS0_CONN
J24	5	CPU1_SPI0_TPM_MOSI_CONN
J24	6	CPU1_TCM_ALERTN_CONN
J24	7	CPU1_SPI0_TPM_MISO_CONN
J24	8	CPU1_TCM_RSTN_CONN
J24	9	GND
J24	10	PRSNT_TCM (TPM Module 接 GND)

2.1.10 机箱入侵开关插针介绍

T1HDG-QS 标准主板上 J43 是一个机箱入侵开关的插针接口，可以用来识别机箱入侵的日志记录。

机箱入侵开关插针接口在主板上面的位置及接口定义如下所示：

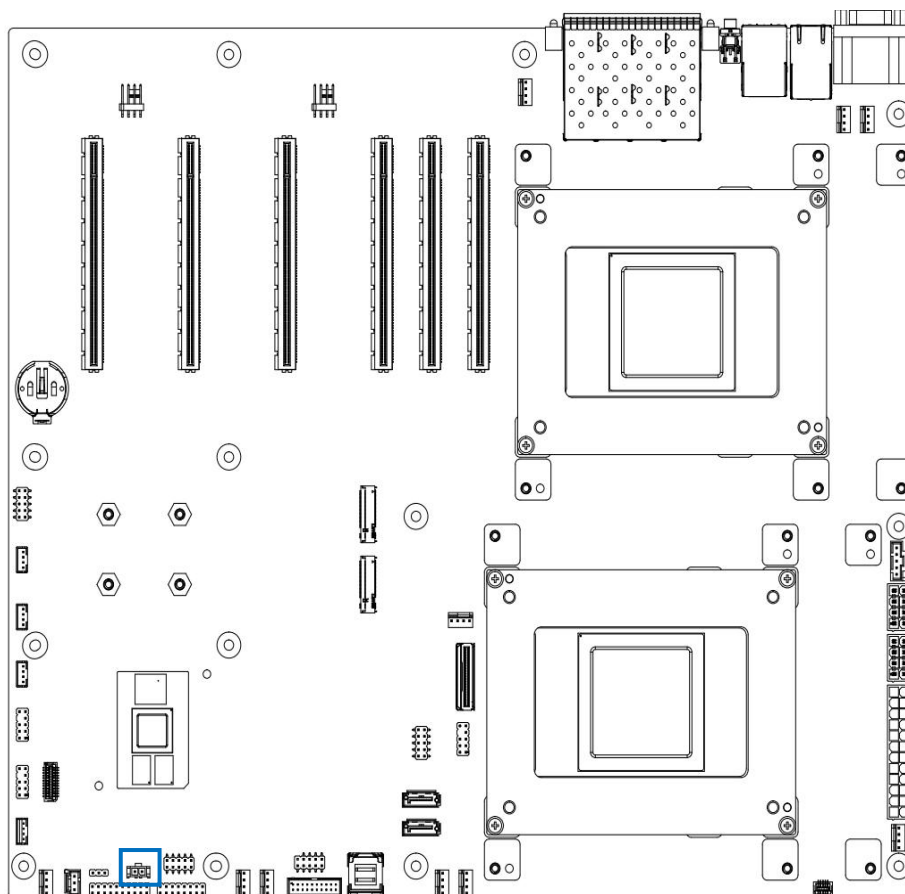


Locaton	Pin_number	Net_name
J43	1	BMC_INTRUDER_N
J43	2	GND
J43	3	BUT_INTRUDER_PRSNT_N

2.1.11 CD PWR 插针介绍

T1HDG-QS 标准主板上 J46 是一个接 SATA DVD 光驱的供电接口。

CD PWR 插针接口在主板上面的位置及接口定义如下所示：

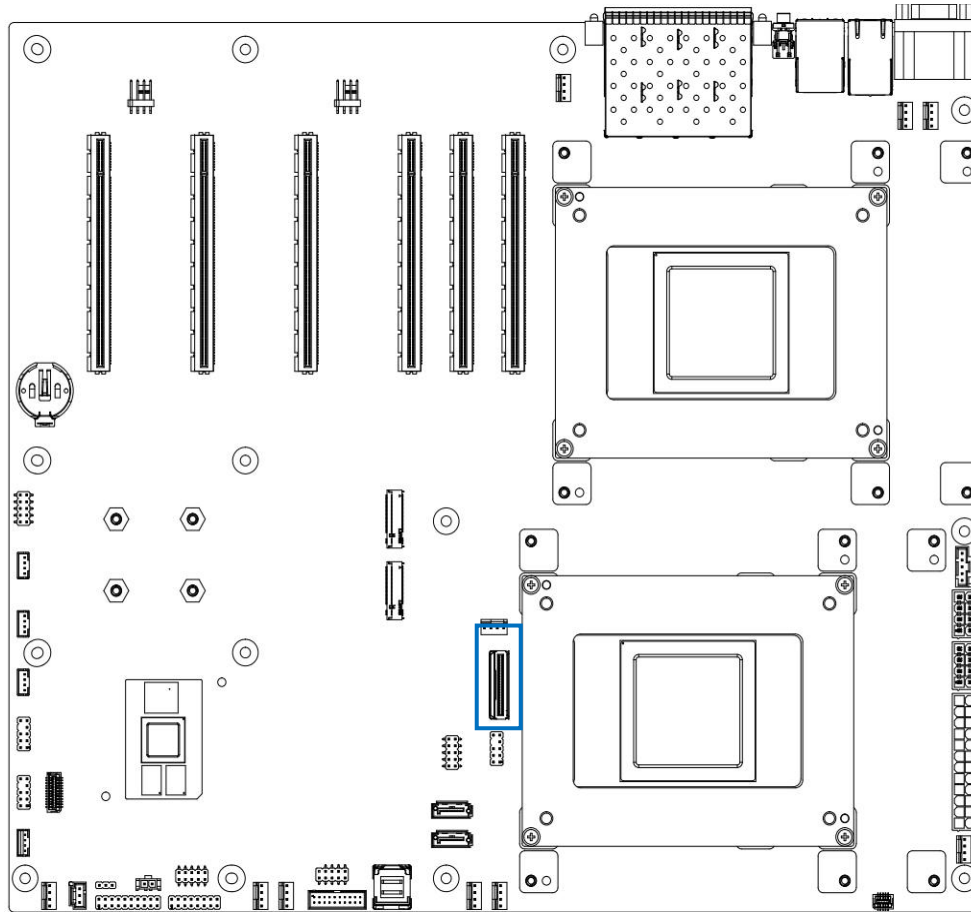


Locaton	Pin_number	Net_name
J46	1	P5V_SYS
J46	2	GND

2.1.12 XGE MCIO 接口介绍

T1HDG-QS 标准主板上 J16 是一个自定义的 XGE MCIO 连接器，里面包含 8 对由 CPU 直出的 XGE 信号，可以用来扩展转出 4 口/8 口千兆，4 口/8 口 10G 光口，4 口/8 口 25G 光口，2 口 100G 光口等等，此接口需要搭对应应的定制线缆以及自研的 PCIE 网卡转接卡来实现。

XGE MCIO 接口在主板上面的位置及接口定义如下所示：



Locaton	Pin_number	Net_name
J16	B1	GND
J16	B2	CPU2_XGE_RXN0
J16	B3	CPU2_XGE_RXP0
J16	B4	GND
J16	B5	CPU2_XGE_RXN1
J16	B6	CPU2_XGE_RXP1
J16	B7	GND
J16	B8	CPU2_MDIO_DATA0_R
J16	B9	CPU2_MDIO_CLK0_R
J16	B10	XGE_BOARD_1_ID2
J16	B11	XGE_BOARD_1_ID1
J16	B12	XGE_BOARD_1_ID0
J16	B13	GND
J16	B14	CPU2_XGE_RXN2
J16	B15	CPU2_XGE_RXP2
J16	B16	GND
J16	B17	CPU2_XGE_RXN3
J16	B18	CPU2_XGE_RXP3
J16	B19	GND

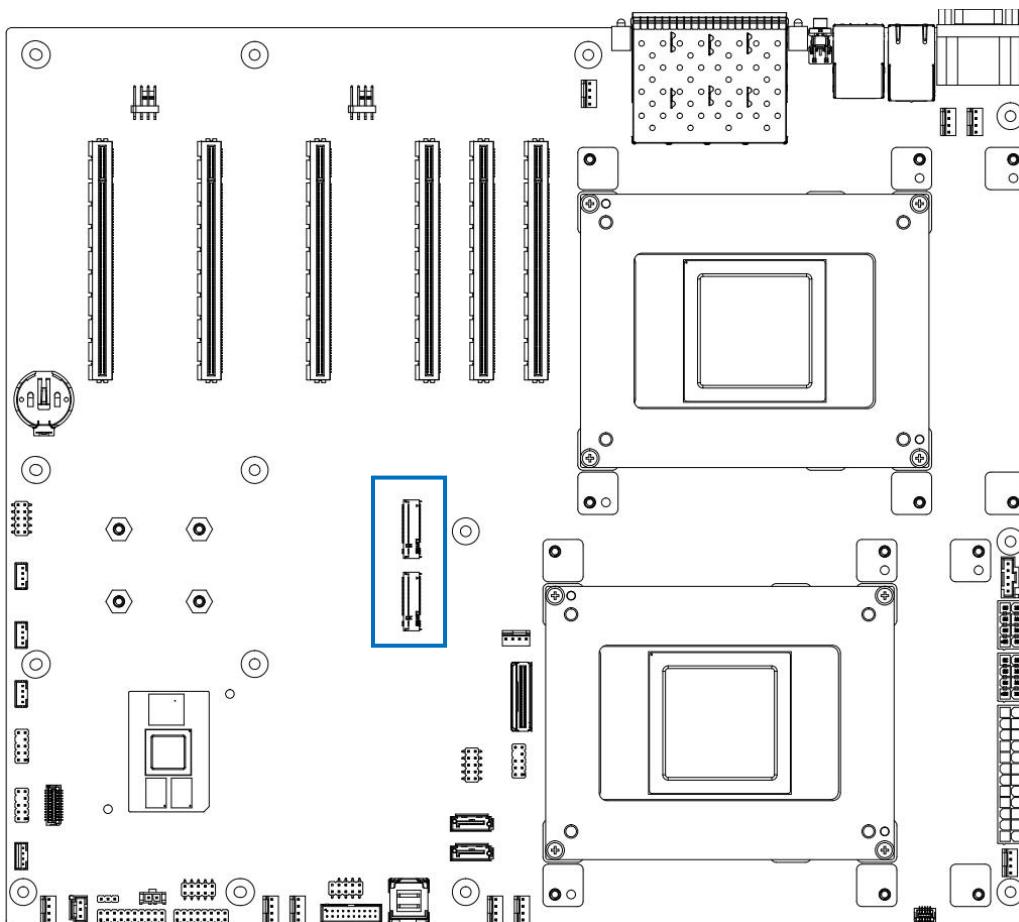
J16	B20	CPU2_XGE_RXN4
J16	B21	CPU2_XGE_RXP4
J16	B22	GND
J16	B23	CPU2_XGE_RXN5
J16	B24	CPU2_XGE_RXP5
J16	B25	GND
J16	B26	CPU2_MDIO_DATA1_R
J16	B27	CPU2_MDIO_CLK1_R
J16	B28	XGE_BOARD_2_ID2
J16	B29	XGE_BOARD_2_ID1
J16	B30	XGE_BOARD_2_ID0
J16	B31	GND
J16	B32	CPU2_XGE_RXN6
J16	B33	CPU2_XGE_RXP6
J16	B34	GND
J16	B35	CPU2_XGE_RXN7
J16	B36	CPU2_XGE_RXP7
J16	B37	GND
Locaton	Pin_number	Net_name
J16	A1	GND
J16	A2	CPU2_XGE_TXP0
J16	A3	CPU2_XGE_TXN0
J16	A4	GND
J16	A5	CPU2_XGE_TXP1
J16	A6	CPU2_XGE_TXN1
J16	A7	GND
J16	A8	CPU2_I2C0_LVT3_SDA
J16	A9	CPU2_I2C0_LVT3_SCL
J16	A10	XGE_BOARD_1_PRSENT
J16	A11	CPLD_XGE_BOARD_1_CDR_INT_N
J16	A12	PWRGD_XGE_BOARD_1
J16	A13	GND
J16	A14	CPU2_XGE_TXP2
J16	A15	CPU2_XGE_TXN2
J16	A16	GND
J16	A17	CPU2_XGE_TXP3
J16	A18	CPU2_XGE_TXN3
J16	A19	GND
J16	A20	CPU2_XGE_TXP4
J16	A21	CPU2_XGE_TXN4
J16	A22	GND

J16	A23	CPU2_XGE_TXP5
J16	A24	CPU2_XGE_TXN5
J16	A25	GND
J16	A26	CPU2_I2C3_LVT3_SDA
J16	A27	CPU2_I2C3_LVT3_SCL
J16	A28	XGE_BOARD_2_PRSENT
J16	A29	CPLD_XGE_BOARD_2_CDR_INT_N
J16	A30	PWRGD_XGE_BOARD_2
J16	A31	GND
J16	A32	CPU2_XGE_TXP6
J16	A33	CPU2_XGE_TXN6
J16	A34	GND
J16	A35	CPU2_XGE_TXP7
J16	A36	CPU2_XGE_TXN7
J16	A37	GND

2.1.13 M.2 接口介绍

T1HDG-QS 标准主板上 J9 和 J10 是两个标准定义的 M.2 连接器，此接口支持 PCIe Gen4 X4，可以用来接 M.2 SSD，另外说一下 J9 的 PCIe 由 CPU1 直出，J10 的 PCIe 信号由 CPU2 直出。

M.2 接口在主板上面的位置及接口定义如下所示：



Locaton	Pin_number	Net_name
J9	2	P3V3_SYS
J9	4	P3V3_SYS
J9	12	P3V3_SYS
J9	14	P3V3_SYS
J9	16	P3V3_SYS
J9	18	P3V3_SYS
J9	70	P3V3_SYS
J9	72	P3V3_SYS
J9	74	P3V3_SYS
J9	52	10K pull up to P3V3_SYS
J9	10	CPU1_M2_SLOT1_LED_N
J9	38	1K pull down to GND
J9	1	CPU1_M2_PRSNT_MUX_SEL_N
J9	3	GND
J9	9	GND
J9	15	GND
J9	21	GND
J9	27	GND
J9	33	GND
J9	39	GND
J9	45	GND
J9	51	GND
J9	57	GND
J9	71	GND
J9	73	SLOT1_VIO_CFG
J9	75	GND
J9	67	NC
J9	6	NC
J9	8	NC
J9	20	NC
J9	22	P1V8_AUX_CPU1
J9	24	NC
J9	26	NC
J9	28	NC
J9	30	NC
J9	32	NC
J9	34	NC
J9	36	NC
J9	40	SMB_CPU1_M2_SLOT1_P1V8_SCL
J9	42	SMB_CPU1_M2_SLOT1_P1V8_SDA

J9	44	SMB_CPU1_M2_SLOT1_ALERT_LVT18_N
J9	46	NC
J9	48	NC
J9	56	NC
J9	58	NC
J9	69	CPU1_M2_SLOT1_TYPE
J9	41	CPU1_SD32_PE2_M2_RX_DN0
J9	29	CPU1_SD33_PE2_M2_RX_DN1
J9	17	CPU1_SD34_PE2_M2_RX_DN2
J9	5	CPU1_SD35_PE2_M2_RX_DN3
J9	43	CPU1_SD32_PE2_M2_RX_DP0
J9	31	CPU1_SD33_PE2_M2_RX_DP1
J9	19	CPU1_SD34_PE2_M2_RX_DP2
J9	7	CPU1_SD35_PE2_M2_RX_DP3
J9	50	PCIE_PERST_CPU1_M2_SLOT1_N
J9	47	CPU1_SD32_PE2_M2_TX_C_DN0
J9	35	CPU1_SD33_PE2_M2_TX_C_DN1
J9	23	CPU1_SD34_PE2_M2_TX_C_DN2
J9	11	CPU1_SD35_PE2_M2_TX_C_DN3
J9	49	CPU1_SD32_PE2_M2_TX_C_DP0
J9	37	CPU1_SD33_PE2_M2_TX_C_DP1
J9	25	CPU1_SD34_PE2_M2_TX_C_DP2
J9	13	CPU1_SD35_PE2_M2_TX_C_DP3
J9	54	10K pull up to P3V3_SYS
J9	53	CLK_100M_CPU1_M2_SLOT1_DN
J9	55	CLK_100M_CPU1_M2_SLOT1_DP
J9	68	NC
Locaton	Pin_number	Net_name
J10	2	P3V3_SYS
J10	4	P3V3_SYS
J10	12	P3V3_SYS
J10	14	P3V3_SYS
J10	16	P3V3_SYS
J10	18	P3V3_SYS
J10	70	P3V3_SYS
J10	72	P3V3_SYS
J10	74	P3V3_SYS
J10	52	10K pull up to P3V3_SYS
J10	10	CPU2_M2_SLOT2_LED_N
J10	38	1K pull down to GND
J10	1	CPU2_M2_PRSENT_MUX_SEL_N

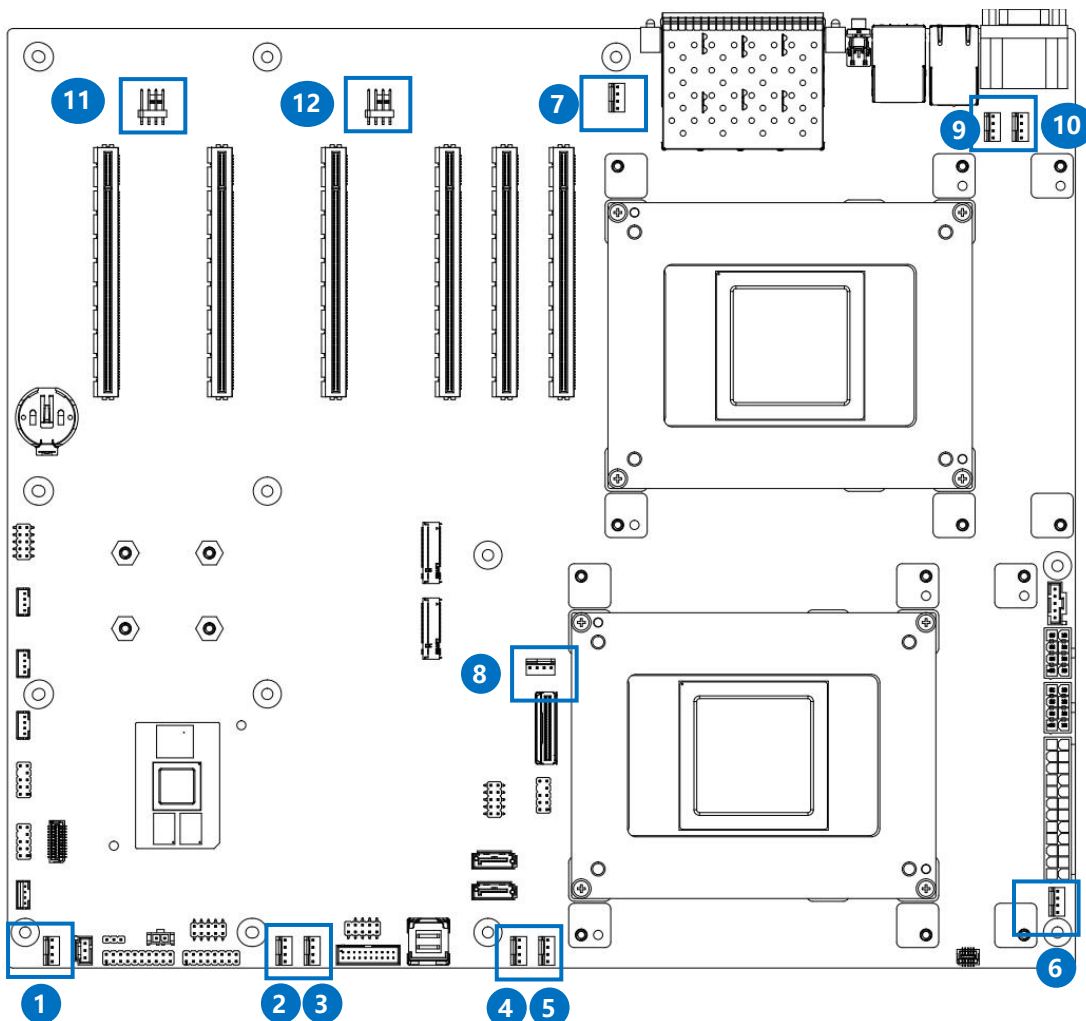
J10	3	GND
J10	9	GND
J10	15	GND
J10	21	GND
J10	27	GND
J10	33	GND
J10	39	GND
J10	45	GND
J10	51	GND
J10	57	GND
J10	71	GND
J10	73	SLOT2_VIO_CFG
J10	75	GND
J10	67	NC
J10	6	NC
J10	8	NC
J10	20	NC
J10	22	P1V8_AUX_CPU2
J10	24	NC
J10	26	NC
J10	28	NC
J10	30	NC
J10	32	NC
J10	34	NC
J10	36	NC
J10	40	SMB_CPU2_M2_SLOT2_P1V8_SCL
J10	42	SMB_CPU2_M2_SLOT2_P1V8_SDA
J10	44	SMB_CPU2_M2_SLOT2_ALERT_LVT18_N
J10	46	NC
J10	48	NC
J10	56	NC
J10	58	NC
J10	69	CPU2_M2_SLOT2_TYPE
J10	41	CPU2_SD36_PE2_M2_RX_DN0
J10	29	CPU2_SD37_PE2_M2_RX_DN1
J10	17	CPU2_SD38_PE2_M2_RX_DN2
J10	5	CPU2_SD39_PE2_M2_RX_DN3
J10	43	CPU2_SD36_PE2_M2_RX_DP0
J10	31	CPU2_SD37_PE2_M2_RX_DP1
J10	19	CPU2_SD38_PE2_M2_RX_DP2
J10	7	CPU2_SD39_PE2_M2_RX_DP3

J10	50	PCIE_PERST_CPU2_M2_SLOT2_N
J10	47	CPU2_SD36_PE2_M2_TX_C_DN0
J10	35	CPU2_SD37_PE2_M2_TX_C_DN1
J10	23	CPU2_SD38_PE2_M2_TX_C_DN2
J10	11	CPU2_SD39_PE2_M2_TX_C_DN3
J10	49	CPU2_SD36_PE2_M2_TX_C_DP0
J10	37	CPU2_SD37_PE2_M2_TX_C_DP1
J10	25	CPU2_SD38_PE2_M2_TX_C_DP2
J10	13	CPU2_SD39_PE2_M2_TX_C_DP3
J10	54	10K pull up to P3V3_SYS
J10	53	CLK_100M_CPU2_M2_SLOT2_DN
J10	55	CLK_100M_CPU2_M2_SLOT2_DP
J10	68	NC

2.1.14 风扇接口介绍

T1HDG-QS 标准主板上共有 12 个 4pin 的风扇连接器，位号分别为 J35、J37、J39、J36、J38、J40、J41、J42、J35、J54、J55、J56；其中 J41 和 J42 主要用来给 CPU 主动散热器用，其它几个风扇端子用来接系统风扇。

风扇接口在主板上面的位置及接口定义如下所示：



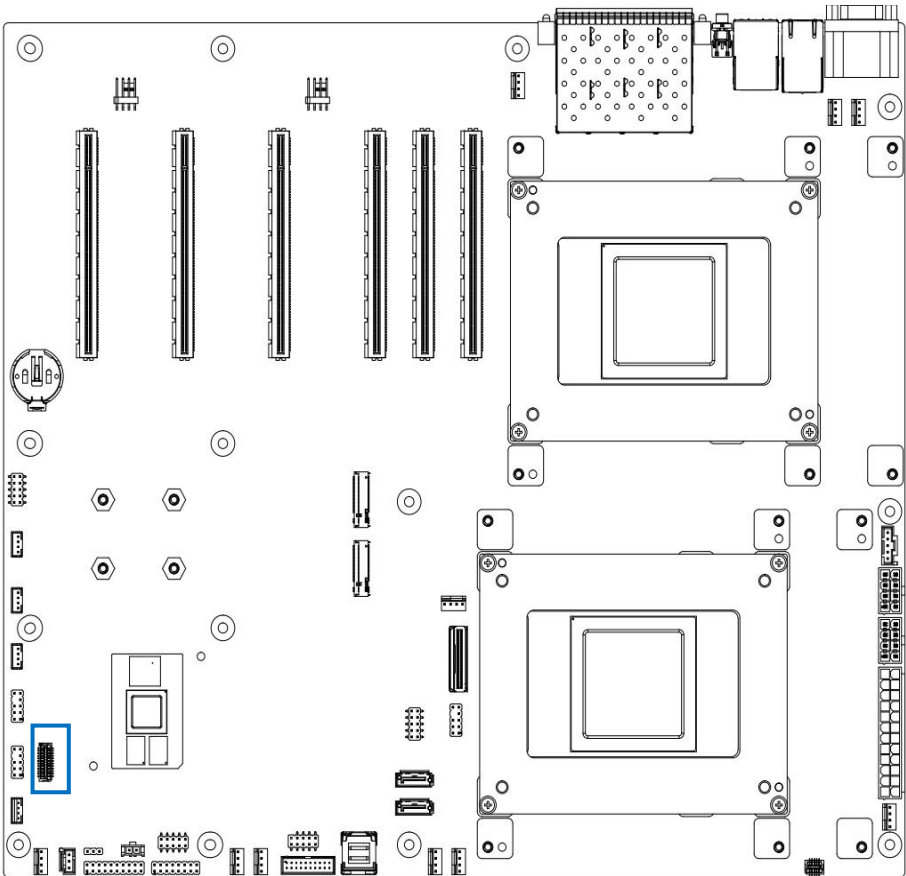
风扇接口					
#	Description	#	Description	#	Description
1	FAN 1	5	FAN 5	9	FAN 9
2	FAN 2	6	FAN 6	10	FAN 10
3	FAN 3	7	CPU1_FAN	11	FAN 11
4	FAN 4	8	CPU1_FAN	12	FAN 12

Locaton	Pin_number	Net_name
J35/J36/J37/J38/J39/J40/J41/J42/J53/J54/J55/J56	3	FAN_TACH
	1	GND
	4	FAN_PWM
	2	P12V_FAN

2.1.15 NCSI 插针接口介绍

T1HDG-QS 标准主板上的 J30 是一个 NCSI 的插针接口，可以用来接带有 NCSI 接口的标卡。

NCSI 插针接口在主板上面的位置及接口定义如下所示：



Locaton	Pin_number	Net_name
J30	1	NCSI_CONN_PRESENT_N
J30	2	GND

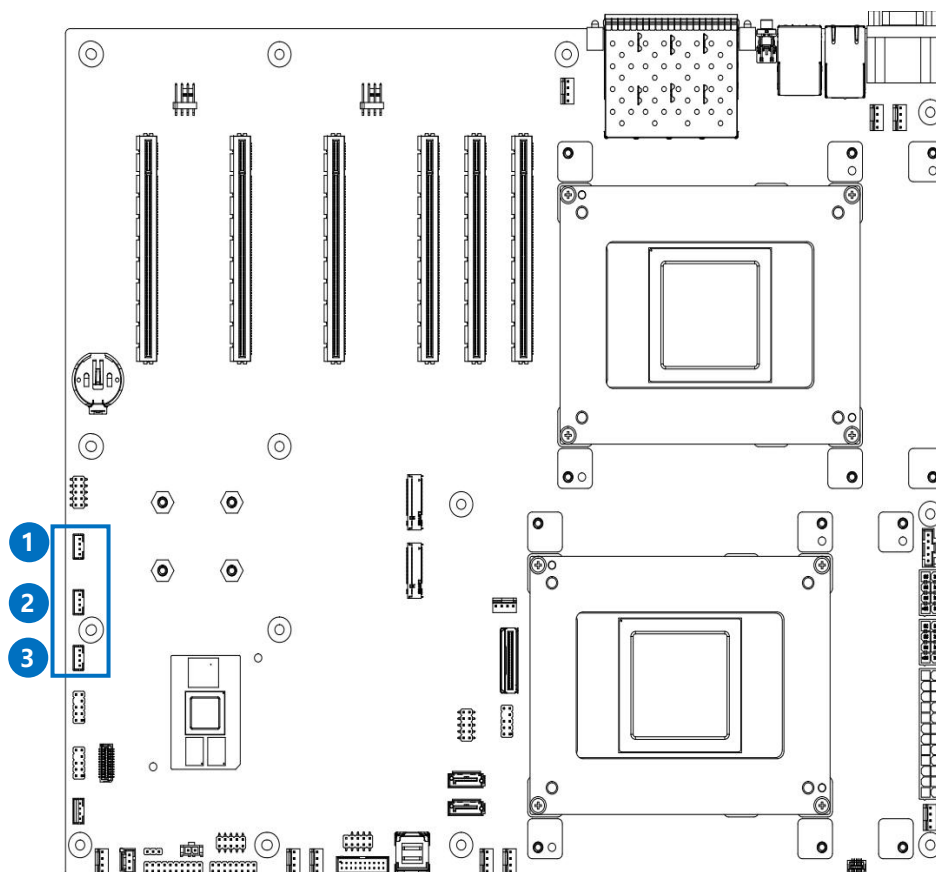
J30	3	GND
J30	4	NC
J30	5	GND
J30	6	NC
J30	7	RMII_BMC_CONN_RX0
J30	8	GND
J30	9	RMII_BMC_CONN_RX1
J30	10	RMII_BMC_CONN_CRSDV
J30	11	GND
J30	12	RMII_BMC_CONN_TX_EN
J30	13	GND
J30	14	GND
J30	15	RMII_BMC_CONN_TX0
J30	16	CLK_50M_BUFFER_NCSI_CONN
J30	17	RMII_BMC_CONN_TX1
J30	18	GND
J30	19	GND
J30	20	P12V_5V_NCSI
J30	21	P12V_5V_NCSI
J30	22	P12V_5V_NCSI
J30	23	P12V_5V_NCSI
J30	24	P12V_5V_NCSI

备注：NCSI 插针接口的供电默认采用 P5V_AUX 供电，此供电有可能存在部分网卡供电使能无法打开的场景，此时需要调整 NCSI 网卡的上下拉电阻来让网卡上面的 VRD 电源使能 pin 达到开启的阈值电压。同时我们也预留 P12V_SYS 的供电选择，但此电源采用后电源供电，一旦关机将导致 NCSI 网口断开。

2.1.16 I2C 插针接口介绍

T1HDG-QS 标准主板上的 J26、J27、J28 是预留的 BMCI2C 插针，可以为用户定制开发对应的 I2C 专理接口，其中 J26 和 J27 插针上面有一个 P3V3_AUX 的电源 pin，J28 上面无电源 pin，客户可以根据身的选择取用。

I2C 插针接口在主板上面的位置及接口定义如下所示：



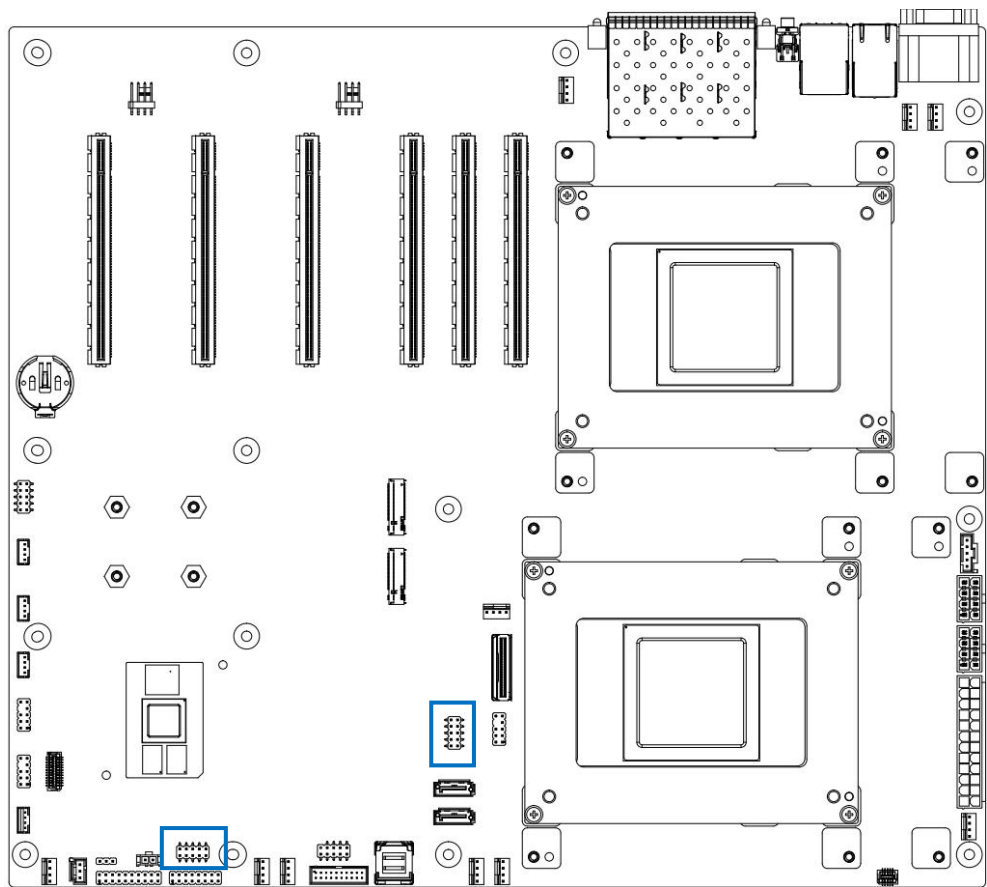
BMC I2C 温度 sensor 位置以及名字说明

#	Location	BMC Bus	通道选择	备注
1	J26	I2C7	通道 2	带 P3V3_AUX 电源
2	J27	I2C(0XE0) 扩展	通道 3	带 P3V3_AUX 电源
3	J28	I2C8 I2C(0XEE)扩展	通道 1	不带 P3V3_AUX 电源

2.1.17 预留 GPIO 插针接口介绍

T1HDG-QS 标准主板上的 J33 和 J34 是预留的 GPIO 插针,其中 J33 是 CPU2 直出的 GPIO 口,采用的是 CPU2 的 UART 接口,但可以复用为 GPIO 共轭, J34 是 CPLD 直出的 GPIO 接口,目前只作为预留功能。中

GPIO 接口在主板上面的位置及接口定义如下所示:



Locaton	Pin_number	UART 功能	复用 GPIO 功能
J33	1	CPU2_UART_TX0	CPU2_RSV_GPIO_1
J33	2	GND	GND
J33	3	CPU2_UART_RX0	CPU2_RSV_GPIO_2
J33	4	NC	NC
J33	5	GND	GND
J33	6	CPU2_UART_TX2	CPU2_RSV_GPIO_5
J33	7	CPU2_UART_TX1	CPU2_RSV_GPIO_3
J33	8	CPU2_UART_RX2	CPU2_RSV_GPIO_6
J33	9	CPU2_UART_RX1	CPU2_RSV_GPIO_4
J33	10	GND	GND

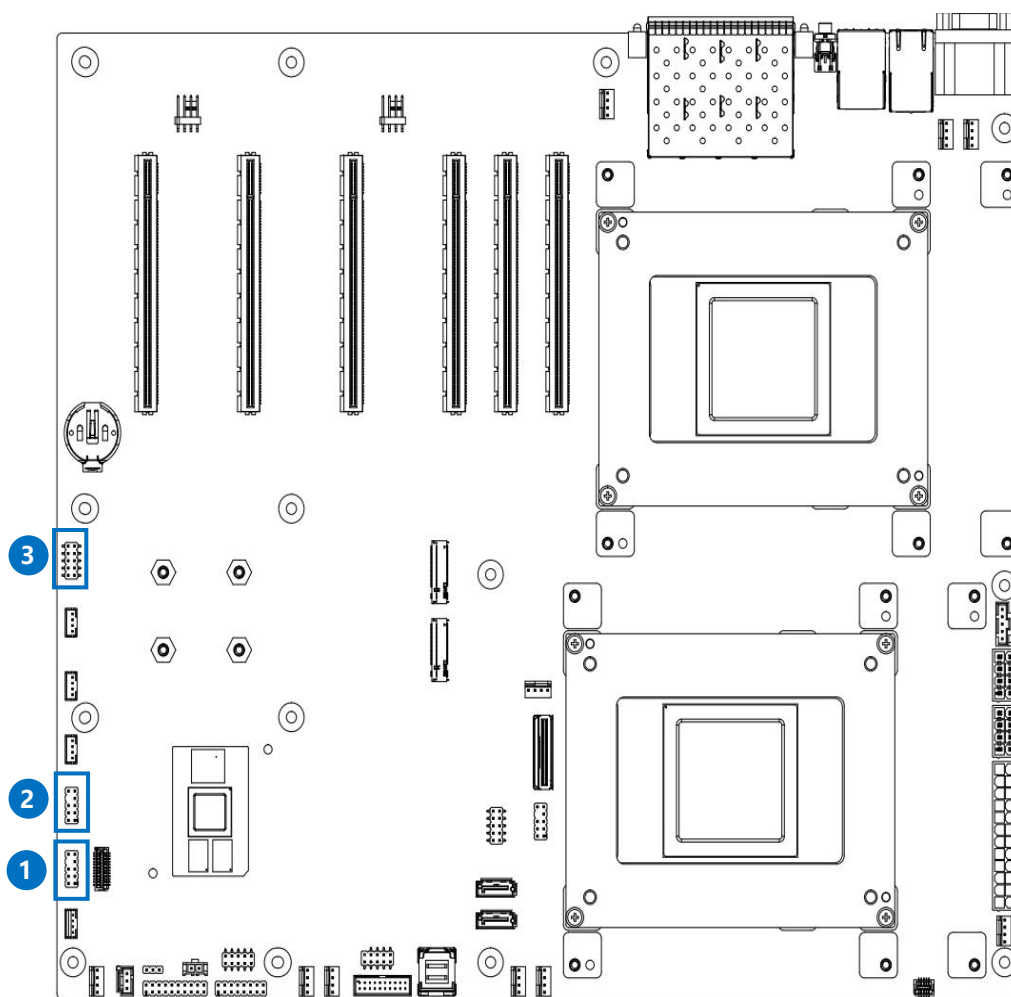
Locaton	Pin_number	Net_name
J34	1	CPLD_RSV_GPIO_1
J34	2	GND
J34	3	CPLD_RSV_GPIO_2
J34	4	CPLD_RSV_GPIO_6
J34	5	CPLD_RSV_GPIO_3
J34	6	CPLD_RSV_GPIO_7
J34	7	CPLD_RSV_GPIO_4

J34	8	CPLD_RSV_GPIO_8
J34	9	CPLD_RSV_GPIO_5
J34	10	GND

2.1.18 JTAG 插针接口介绍

T1HDG-QS 标准主板上的 J19、J20、J52 是 JTAG 插针接口, 用来烧录 CPLD 固件, 其中 J19 是用来烧录主板上面的 CPLD 固件的 JTAG 接口, J20 是用来烧录 CPU1 模组上面的 CPLD 固件进的 JTAG 接口, J52 是用来烧录 CPU2 模组上面的 CPLD 固件进的 JTAG 接口。

JTAG 接口在主板上面的位置及接口定义如下所示:

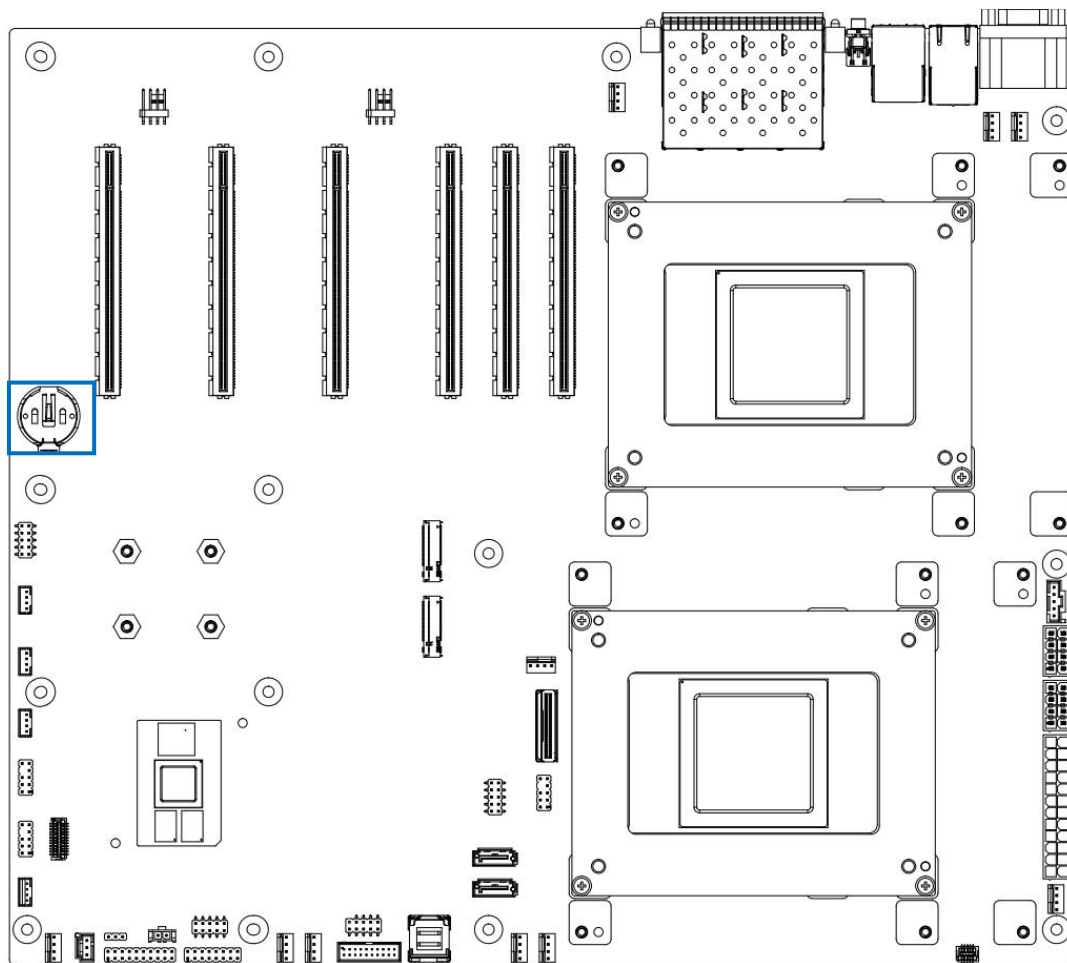


JTAG 插针说明		
#	Location	Description
1	J19	烧录主板 CPLD 的固件
2	J20	烧录 CPU1 模组上的 CPLD 固件
3	J52	烧录 CPU2 模组上的 CPLD 固件

Locaton	Pin_number	Net_name
J19	1	CPLD_JTAG_TCK_CONN
J19	2	GND
J19	3	CPLD_JTAG_TDO_CONN
J19	4	P3V3_AUX
J19	5	CPLD_JTAG_TMS_CONN
J19	6	NC
J19	7	NC
J19	8	NC
J19	9	CPLD_JTAG_TDI_CONN
J19	10	GND
Locaton	Pin_number	Net_name
J20	1	JTAG_CPU1_CON_TCK
J20	2	GND
J20	3	JTAG_CPU1_CON_TDO
J20	4	P3V3_AUX
J20	5	JTAG_CPU1_CON_TMS
J20	6	NC
J20	7	NC
J20	8	NC
J20	9	JTAG_CPU1_CON_TDI
J20	10	CPU1_JTAG_CPLD_MB_SWITCH
Locaton	Pin_number	Net_name
J52	1	JTAG_CPU2_CON_TCK
J52	2	GND
J52	3	JTAG_CPU2_CON_TDO
J52	4	P3V3_AUX
J52	5	JTAG_CPU2_CON_TMS
J52	6	NC
J52	7	NC
J52	8	NC
J52	9	JTAG_CPU2_CON_TDI
J52	10	CPU2_JTAG_CPLD_MB_SWITCH

2.1.19 电池座接口介绍

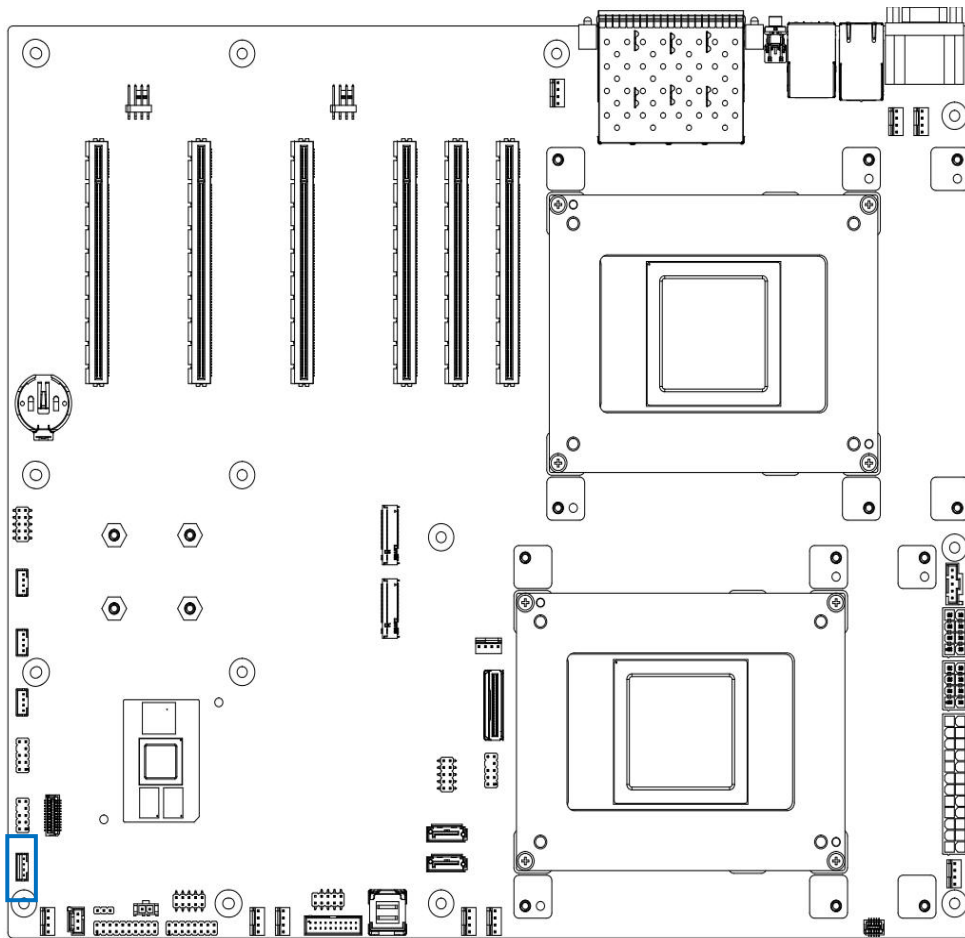
T1HDG-QS 标准主板上的 J25 是 CR2032 纽扣电池的 Socket，用于安放纽扣电池，对应的主板位置如下



2.1.20 漏液检测连接器介绍

T1HDG-QS 标准主板上 有 1 个漏液检测端子连接器 J95。

在主板上面的位置及定义如下所示:

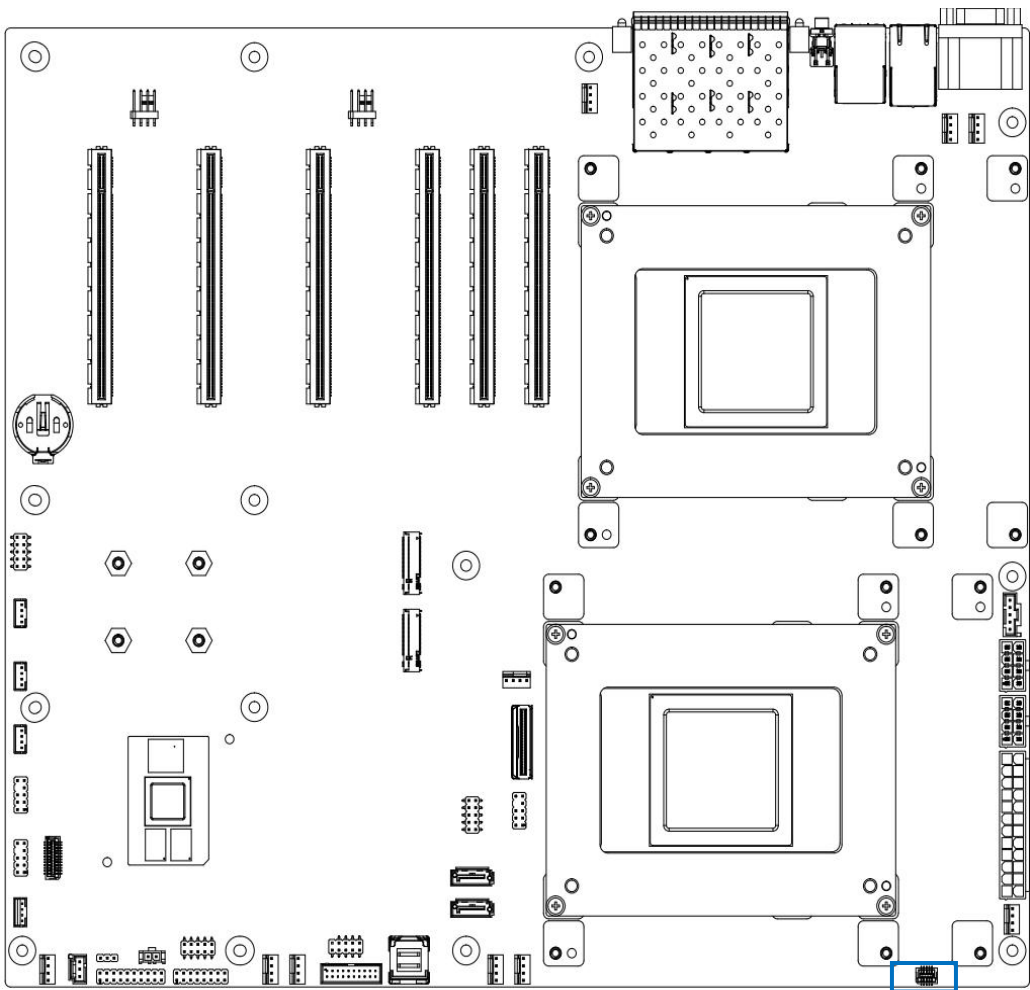


Locaton	Pin_number	Net_name
J95	1	P3V3 AUX
	2	LEAKAGE_ALERT
	3	LEAKDET PRST N R
	4	GND

2.1.21 PDB 检测连接器介绍

T1HDG-OS 标准主板上 有 1 个 PDB 测段子连接器 J59。

在主板上面的位置及定义如下所示:



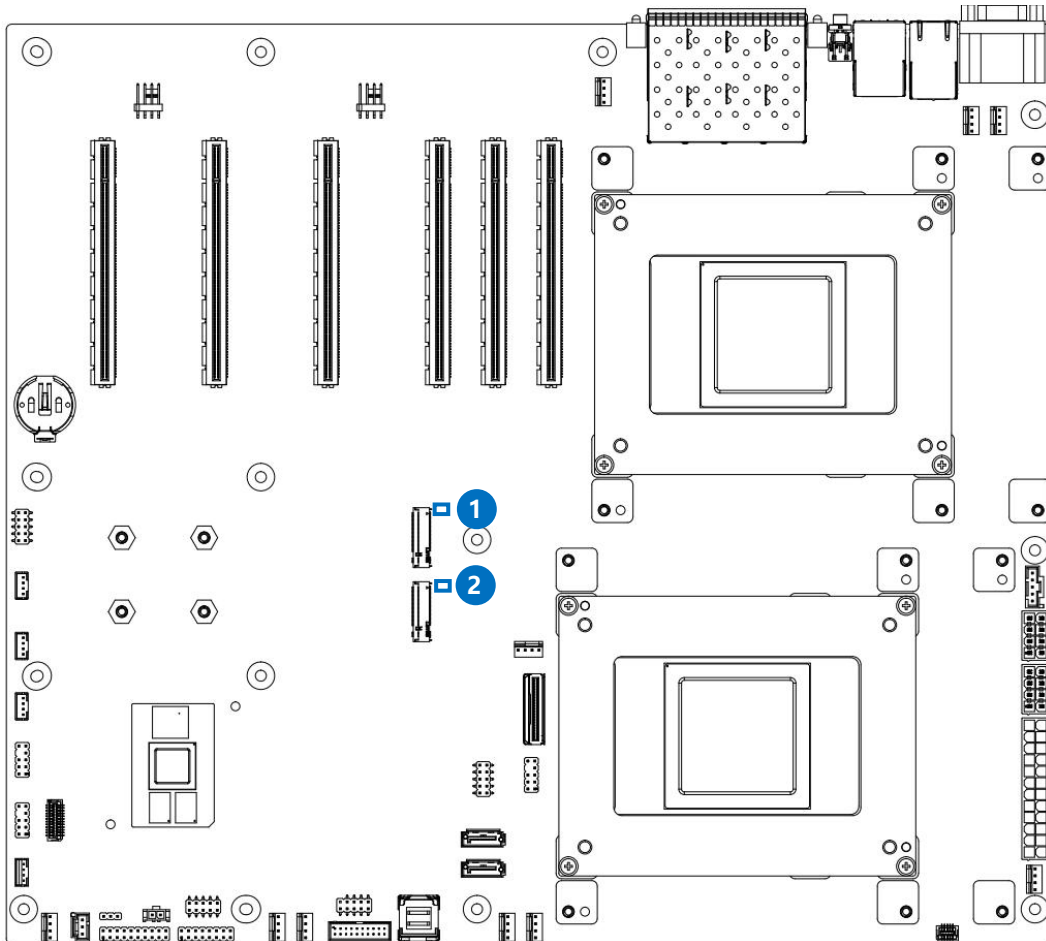
Locaton	Pin_number	Net_name
J59	1	P3V3 AUX
	2	BMC_I2C8 EXP 1RSCL
	3	FPB PRSNT N
	4	BMC I2C8 EXP1RSDA
	5	PSU1 PRSNT R N
	6	GND
	7	PSU2 PRSNT R_N
	8	BMC I2C8 EXP2 RSCL
	9	VIN GOOD PSU RN
	10	BMC I2C8 EXP 2R SDA

3 网络端口 LED 灯和 UID 点灯单元

3.1 M.2 LED 指示说明

T1HDG-QS 标准主板上有两个 M.2，每个 M.2 有一个对应的 Activity 指示灯。

在主板上面的位置及定义如下所示：



#	M.2 Activity LED		
1	D1	M.2 SLOT 1 LED 状态描述	M.2 pin10 输出控制
	绿色闪烁	基于 PCIE 规格的 SSD Device Activity	
	绿色熄灭	基于 PCIE 规格的 SSD Device Not Activity	
2	D2	M.2 SLOT 2 LED 状态描述	M.2 pin10 输出控制
	绿色闪烁	基于 PCIE 规格的 SSD Device Activity	
	绿色熄灭	基于 PCIE 规格的 SSD Device Not Activity	

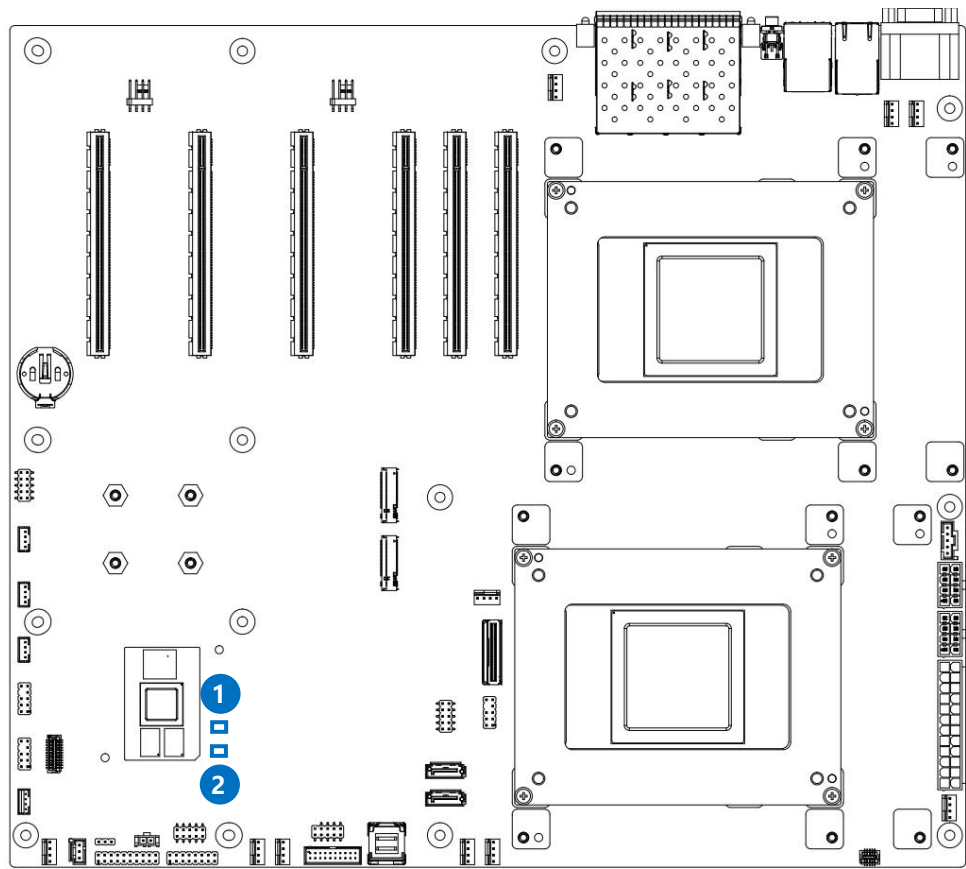
备注：此 M.2 的活动指示灯是由 M.2 自身产生的，不同型号的 M.2 设备可能出现的活动指示灯状态不一样，这属于正常现象。

3.2 BMC LED 指示说明

T1HDG-QS 标准主板上的 BMC 有两个状态指示灯，其中 D45 是 BMC 的模组的心跳指示灯，D46 是 BMC 模组上电完

成的指示灯

BMC 状态指示灯在主板上面的位置及定义如下所示：

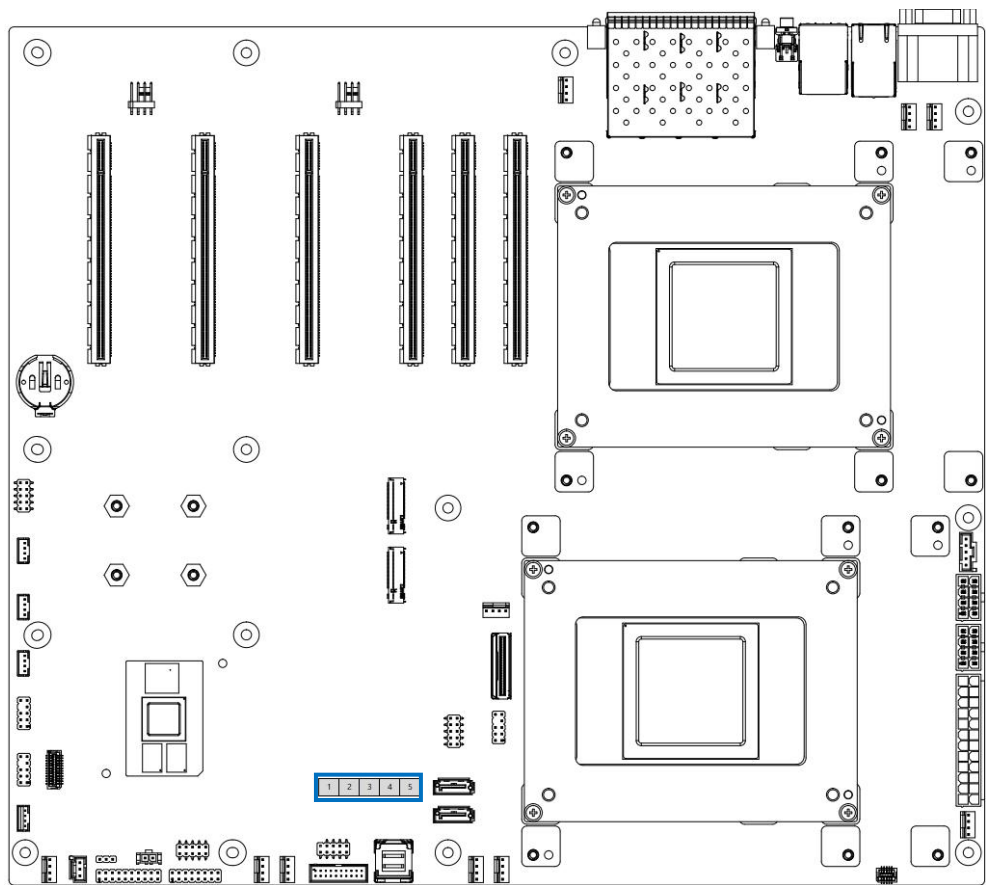


#	BMC Module LED		
1	D45	BMC 模组心跳状态灯描述	BMC 的 Chip active 输出控制
	绿色闪烁	BMC 固件已经正常运行	
	绿色熄灭	BMC 固件异常或还未完成初始化	
2	D46	BMC 模组上电完成状态灯描述	BMC PWR_GD 信号控制
	绿色常亮	BMC 模组上电完成	
	绿色熄灭	BMC 模组上电异常或还未完成上电	

3.3 板载上电状态 LED 指示说明

T1HDG-QS 标准主板上 有 5 个代表主板上电状态指示灯，其中 D41 是 CPLD 的心跳指示灯，D42 是 Standby 电源上电 OK 的指示灯，D43 是 CPU1 模组上电 OK 的指示灯，D44 是 CPU2 模组上电 OK 的指示灯，D51 是 VCC 上电 OK 的指示灯。

这 5 个上电状态指示灯在主板上面的位置及定义如下所示：



#	上电 Activity LED		
1	D41	主板 CPLD 心跳状态灯描述	CPLD 输出控制
	绿色闪烁	CPLD 固件已经正常运行	
	绿色熄灭	CPLD 固件异常或还未完成初始化	
2	D42	主板 Standby 电源上电完成状态灯描述	CPLD 输出控制
	绿色常亮	主板 Standby 电源上电完成	
	绿色熄灭	主板 Standby 电源上电异常或 CPLD 固件异常	
3	D43	CPU1 模组上电完成状态灯描述	CPLD 输出控制
	绿色常亮	CPU1 模组上电完成	
	绿色熄灭	CPU1 模组上电异常或 CPLD 固件异常	
4	D44	CPU2 模组上电完成状态灯描述	CPLD 输出控制
	绿色常亮	CPU1 模组上电完成	
	绿色熄灭	CPU1 模组上电异常或 CPLD 固件异常	
5	D51	主板后电源上电完成状态灯描述	CPLD 输出控制
	绿色常亮	主板后电源上电完成	

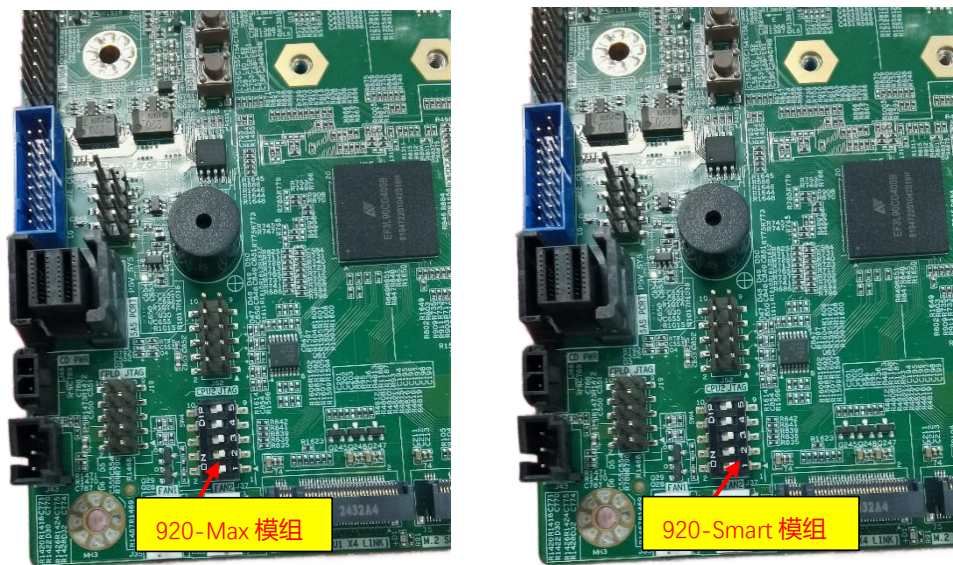
4 拨码开关设置说明

主板可以支持 920-Max 模组和 920-Smart 模组，这两个模组之间的 HCCS 配置是不一样的，

920-Max 的 HCCS 是 2X8，而 920-Smart 的 HCCS 是 1X8，为了让同一个 CPLD 版本去适配两种不同的模组，因此借助于拨码开关来作区分。

具体设置如下：

CPU 模组型号	拨码开关设置
920-Max 模组	第一位拨到 OFF 位置(默认状态)，(下侧左图)
920-Smart 模组	第一位拨到 ON 位置，（下侧右图）



备注：在同一个主板上，如果有更换不同型号的 CPU 模组（比如由 920-Max 换成 920-Smart 或者由 920-Smart 换成 920-Max），需要重新更新一下 BIOS 固件,并同步做一次拨码开关的设置，否则可能会存在无法正常开机的问题。